

文章编号:1000-582X(2005)05-0001-04

# 基于 DSP 和 USB2.0 高速数据采集处理系统\*

俞平,秦树人

(重庆大学机械工程学院测试中心,重庆 400030)

**摘要:**论述了基于 DSP 和 USB2.0 接口的高速便携式数据采集处理系统的设计,详细地阐述了虚拟仪器系统的实现原理和方法。利用 ADS8364 模数转换芯片可实现对 6 通道信号的同步采样,分辨率达 16 位。利用 EZ-USB FX2 作为 USB2.0 接口芯片,实现了主机和该系统的高速数据通讯。采用 TMS320VC33 这款 DSP 作为核心芯片,完成主要控制和数字信号处理,实现了对信号的实时处理和分析。并将系统与软硬件结合起来,充分发挥了虚拟仪器的优势。

**关键词:** DSP; USB2.0; 数据采集; 虚拟仪器

**中图分类号:** TP216

**文献标识码:** A

DSP 芯片凭借其强大的功能、越来越快的速度以及很高的性价比,被广泛用于通信、雷达、生物医学、机器人、控制、精密机械、语音和图像处理等领域<sup>[1]</sup>。USB(Universal Serial Bus)接口具有热插拔、速度快(速度高达 480Mbps)和外设容量大(理论上可挂载 127 个设备)以及便携等特性,使其成为 PC 机的外围设备扩展中应用日益广泛的接口标准<sup>[2]</sup>。正是由于 DSP 具有强大的数字信号处理功能和 USB 接口便携、高速和易于扩展的特点,作者设计并实现了基于 TMS320VC33 和 USB2.0 芯片的一套多功能高速、高精度便携式数据采集处理系统。该系统的 DSP 主要用来负责数据的采集和完成一定的数字信号处理功能,采集到的数据通过 USB 口传到 PC 主机上进行显示、计算和分析等。通过上层丰富的虚拟仪器软件,可以实现各种图形操作界面和各种信号处理算法,从而达到对所采集到的信号进行分析,是一套既实用又方便的虚拟仪器系统。

## 1 系统硬件设计

### 1.1 系统的总体结构

整个虚拟仪器系统的硬件部分包括数据采集、波形发生和数字 IO 3 部分。图 1 是该多功能、高速数据采集处理系统的结构框图<sup>[3]</sup>。

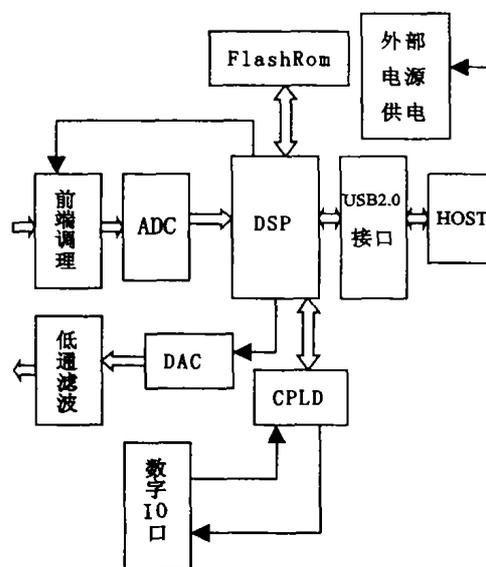


图 1 系统结构框图

数据采集系统由前端信号调理(包括 PGA 和滤波)、ADC 芯片 ADS8364、TMS320VC33 数字信号处理芯片、USB2.0 设备接口芯片 CY7C68013、串行 DAC 芯片 MAX5230、CPLD 及其外围电路组成。被测对象的信号经过传感器后变成电可测量信号,经适当的信号调理,即程控增益放大和低通滤波,去除高频噪声和干扰。利用高速、高精度 A/D 转换器 ADS8364 对输入电压信号进行单通道或多通道的采样,将采样后的 16

\* 收稿日期:2005-03-10

基金项目:国家自然科学基金资助项目(50405090)

作者简介:俞平(1980-),男,江苏江宁人,重庆大学硕士研究生,主要从事 DSP 及智能测试与虚拟器技术的研究。

位数字量存储在 DSP 的内部 RAM 中, DSP 经过一定的数字信号处理后, 再把时域和频域的数据一起传输到 CY7C68013 的 FIFO 中, 通过 USB 口中的数据线 (D+、D-) 传到主机进行显示和分析。系统可以进行多通道同步采样, 并且采样频率和采样长度可以设置。波形发生器中的信号种类包含正弦波、方波、锯齿波和三角波等。输出的电压信号的幅值为 0~2.047 5V。当选定输出波形时, 先将主机生成的标准波形数据通过 USB 口送到 CY7C68013 的端点 FIFO 中, DSP (VC33) 将数据读入自己的数据存储器 RAM 中, 然后通过串行口发送至串行 DAC 芯片, 从而实现 DA 转换输出电压。输出波形的频率改变是通过改变每个周期输出点的个数来实现的。而不同的波形输出取决于主机中产生的不同波形数据。模拟输出部分包括 DAC 和 LPF (低通滤波器), LPF 是用来滤掉信号的高频成分, 使输出的波形平滑无毛刺。

数字 IO 部分在系统中是利用 CPLD 来实现的。上层虚拟仪器软件在启动数字 IO 功能时, 通过高速 USB 口将数字输出的值用于控制外设或将输入的值读入主机中。该系统设计了 8 个数字输出口和 8 个数字输入口, 当用到数字输入功能时, DSP 负责将 8 位的输入状态值读入 CY7C68013 的端点 FIFO, 再通过 USB 接口传到主机上; 同样上层软件也可以设置数字输出状态值, 由 DSP 负责写进 CPLD 里。

## 1.2 系统的主要组成部分

### 1.2.1 前端信号调理模块

该模块包含有保护电路、PGA 和低通滤波电路。在保护电路中, 采用了 Linear 公司的运放 LT1630 双运放为每一个通道构建了一个电压跟随器以实现后续电路的保护。采用 Linear 公司的 LTC1564 芯片实现 PGA 和低通滤波, 这款芯片内部集成了 PGA 和低通滤波功能, 能够实现 1~16 倍的增益放大和截至频率 10~150 kHz 间每 10 kHz 步进的低通滤波。LTC1564 采用的是数字口控制增益和截至频率的改变, 因此在 DSP 系统初始化时, 就可以用 VC33 向其数字口写入 G 代码和 F 代码设置该采集系统的增益放大倍数和截至频率。

### 1.2.2 ADC 模块

该模块采用的是高速、低功耗、6 通道同步采样的 16 位 ADC ADS8364, 适用于噪声比较大和同步采样的场合。ADS8364 具有 6 个模拟输入通道, 分为 A、B、C 3 组, 每组包括 2 个通道, 分别由 HOLDA、HOLDB 和 HOLDC 来启动每组 2 个通道的 A/D 转换。设计采用了 DSP 的定时器输出来控制 AD 转换。由于每个通道

均具有采样保持器且其内部集成了 6 个 ADC, 因此 6 个通道能够进行同步并行采样和转换。笔者采用双极性输入, 输入电压范围是  $\pm 5$  V。ADS8364 的时钟信号由外部提供, 最高频率为 5 MHz, 在 5 MHz 的时钟频率下 ADS8364 的转换时间是 3.2  $\mu$ s, 相应的数据采样时间是 0.8  $\mu$ s, 每个通道的总的转换时间是 4  $\mu$ s, 即其采样频率为 250 KHz, 具有很高的速度。本设计中利用 DSP 的定时器输出为 ADS8364 提供外部时钟输入。A/D 转换完后产生转换结束信号  $\overline{\text{EOC}}$ , 将其引入 DSP 的中断引脚上, 每一次转换完后就引发 DSP 中断, DSP 将 16 位转换结果读入内部 RAM 中。地址/模式信号 (A0、A1、A2) 决定如何从 ADS8364 中读取数据, 可以选择单通道、周期或 FIFO 模式。ADC 和 DSP 的接口电路如图 2 所示。

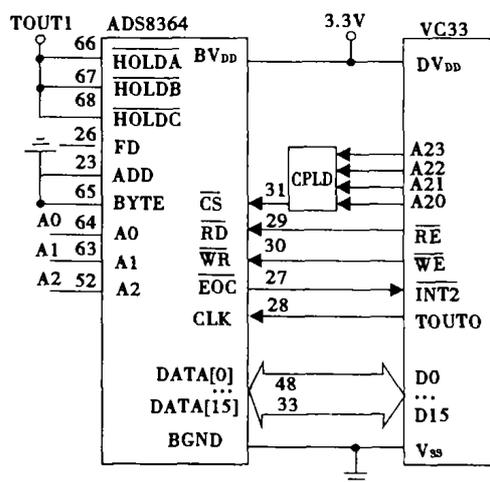


图 2 DSP 和 ADC 的接口电路图

### 1.2.3 DSP 处理器模块

DSP 芯片主要负责系统的逻辑和时序控制。选择 DSP 处理器时主要考虑其运算速度、总线宽度和性价比。本系统采用 32 位 DSP 芯片, 系统要进行实时信号分析、阶比分析等, 要求有较高运算速度, 所以选用 TI 公司的 32 位浮点 DSP - TMS320VC33。VC33 启动模式可选, 上电后执行驻留在低地址空间的 BOOT-LOADER; 然后根据 4 个中断输入信号的状态判断启动模式, 可以从 RAM、ROM 或串行口启动。系统选择从 FlashROM 加载方式。DSP 将采样到的数据进行 FFT 分析后得到频域信息, 再和时域信息一起传到主机端显示, 进一步提高了系统的实时性和可编程性。

### 1.2.4 USB2.0 接口模块

由于 USB 协议非常复杂, 开发者不可能在底层基础上进行开发。系统选用 CYPRESS 公司的带单片机内核的 EZ - USB FX2 系列的 CY7C68013。该芯片遵从 USB2.0 规范 (480Mbps), 将 8051 单片机内核、智能

USB 接口引擎、USB 收发模块、存储器、串行口等集成一起,从而减少芯片接口时序。CY7C68013 由 2 种接口方式,设计采用的是 Slave FIFO 方式<sup>[2-5]</sup>。外部主控制器(VC33)就像对普通的 FIFO 一样对 FX2 的多层缓冲 FIFO 进行读写。主机与 CY7C68013 的数据通信主要包括 2 个方面:一是读取 A/D 采样数据;二是向 FX2 发送 D/A 数据和对本系统各种参数的设置。

在 PCB 布线时,需要考虑以下几方面:

- 1) 由于 USB2.0 高速信号的要求,至少是 4 层板布线。且须满足 USB2.0 高速差分信号传输时的差分阻抗要求:  $90 \Omega \pm 10\%$ ;
- 2) 系统是数字和模拟信号混合系统,注意模拟部分和数字部分要分开并在 ADC 芯片处以 ADC 宽度共地;多层板设计中采用电源平面和地平面切割的方法;
- 3) 电源模块加滤波电容和稳压器,以减少电源噪声对 DSP、CY7C68013 等的干扰;对 USB2.0 高速接口中使用的 24MHz 晶振采用铺铜处理,以减少干扰;
- 4) 芯片电源引脚处加 0.1  $\mu\text{F}$  的退耦电容,提高电源质量。

## 2 系统软件设计

系统的软件设计包括 DSP 数据采集和处理程序设计、Firmware 固件设计、驱动程序和上层应用程序的设计。系统流程图如图 3 所示。

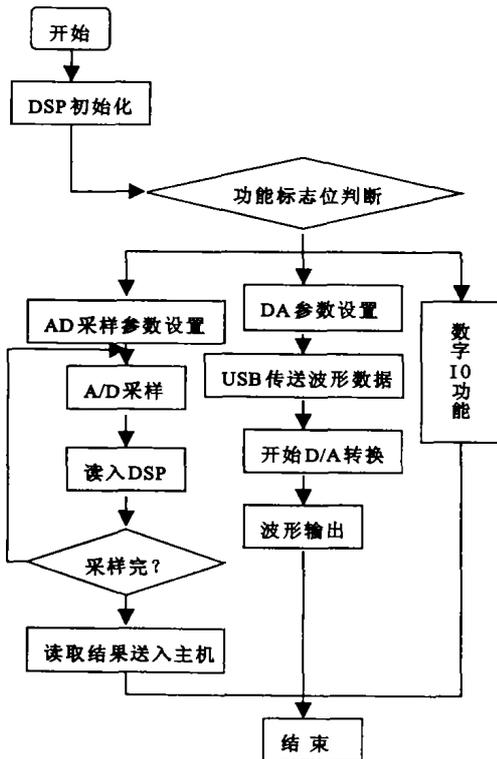


图 3 系统流程图

### 2.1 Firmware 固件设计

Cypress 公司针对其 EZ-USB FX2 系列的 USB 芯片给出了一个 Firmware 库和 Firmware 框架,均用 Keil C51 开发的。Firmware 库提供了一些常量、数据结构、宏、函数来简化对芯片的使用。用户只需要在源程序中包含进 fx2.h、fx2regs.h 和 fx2sdly.h,并且把 Ezusb.lib 和 USBImpTb.OBJ 添加到项目中即可。Firmware 框架实现了初始化芯片、处理 USB 标准设备请求以及挂起下的电源管理功能。该框架不需添加任何代码,编译后产生的 .HEX 文件下载到芯片就能和主机进行基本的 USB 通信,只是不能完成用户特定的任务。对于用户而言,主要的工作就是选择适当的传输方式,添加需要使用的端点 (Endpoint),在主要关心的 TD\_Init()、TD\_Poll() 等函数中添加初始化代码和完成特定的功能的代码就行了。

由于系统要求的实时性较高,且对采集到的数据的正确性有严格的要求,故采用了具有出错重传机制的 BULK 块传输模式和自动打包 (AUTOIN = 1) 以提高数据传输的速度。部分代码如下:

```

void TD_Init( void )
{ // Called once at startup
    CPUCS = 0x02; //8051 工作在 12 MHz
    IFCONFIG = 0xEB; //SlaveFIFO 模式,采用内部
    接口时钟 48 MHz
    SYNCDELAY;
    EP2CFG = 0xA0; //端点 2, OUT 块传输,四倍
    缓冲
    SYNCDELAY;
    EP6CFG = 0xE0; //端点 6, IN 块传输,四倍缓冲
    // AUTOOUT 传输模式
    SYNCDELAY;
    EP2FIFOCFG = 0x11; //16 位数据总线
    // AUTOIN 传输模式
    SYNCDELAY;
    EP6FIFOCFG = 0x0D; //16 位数据总线
    .....
}

void TD_Poll( void )
{ // Called repeatedly while the device is idle
    // ... nothing to do... slave fifo's are in AUTO
    mode...
}
    
```

### 2.2 驱动程序及主机端应用程序设计

Cypress FX2 开发包中提供了一个通用设备驱动

程序 `ezusb.sys`, 可用于基于 EZ-USB 系列的芯片, 且不需修改直接使用, 完成基本的 USB 接口通信任务。开发 USB 设备驱动程序一般有两种有效、快速的方法: 一是根据芯片公司提供的通用设备驱动结合自己的要求, 用 DDK 等工具修改通用驱动源码以达到目的, 比如将 Cypress 公司提供 `ezusb.sys` 驱动中一些不常用的读取描述符的函数去掉, 添加一些和本设计有关的函数等; 二是利用第三方提供的驱动程序开发软件如 Windriver、DriverStudio 等, 生成 USB 驱动程序基本框架, 再添加一些具体函数实现设备功能。作者对 2 种方法都进行了尝试, 取得了较好的效果。

主机端应用程序主要是实现从 USB 接口芯片中读取采样和分析数据及发送一些设置参数和 DA 数据。Cypress FX2 开发包提供的 EZ-USB 通用驱动程序为主机端的用户态应用程序提供了 USB 标准设备请求和数据传输的接口。所有用户态程序访问 EZ-USB 通用驱动程序都是通过 I/O Control 调用的。用户态程序首先通过调用 Win32 函数 `CreateFile()` 得到设备驱动程序的句柄。然后调用 Win32 函数 `DeviceIoControl()`, 通过得到的句柄把 I/O Control Code (IOCTL) 和相关的输入输出缓冲区提交给驱动程序。EZ-USB 通用驱动程序支持的 IOCTLs 和它们相应的输入输出结构都定义在开发包提供的头文件 `ezusbsys.h` 中, 用户在使用时需要包含这个头文件。在主机端应用程序的设计中, 采用了虚拟仪器的设计思想, 利用 VC++ 6.0 设计了易于操作的仪器界面和特定的信号处理算法, 完全可以替代一般的传统硬件仪器, 如设计了虚拟

式数据记录仪、虚拟式频谱分析仪和虚拟式阶比分析仪等<sup>[4]</sup>。

### 3 结 语

随着虚拟仪器技术的日益发展和普及, 目前越来越多的硬件测控仪器被虚拟仪器所代替<sup>[6]</sup>。虚拟仪器往往要对采集到的信号完成某些数字信号处理以实现某些仪器功能, 而该工作若由计算机完成, 无疑会大大地降低仪器系统的实时性。解决该问题的最好方法就是把这些工作放到数据采集卡上快速完成。因此作者充分发挥了 DSP 和 USB2.0 接口的优点, 成功研制了一套虚拟仪器数据采集处理系统, 还能组成分布式和网络测量系统, 具有一定实用价值和工程意义。

#### 参考文献:

- [1] 王念旭. DSP 基础与应用系统设计[M]. 北京: 北京航空航天大学出版社, 2001.
- [2] 王成儒, 李英伟. USB2.0 原理与工程开发[M]. 北京: 国防工业出版社, 2004.
- [3] 沈兰荪. 高速数据采集系统的原理与应用[M]. 北京: 人民邮电出版社, 1995.
- [4] 张颖华, 尹爱军, 周传德, 等. 基于秦氏模型的虚拟扭矩功能测试仪[J]. 重庆大学学报(自然科学版), 2004, 27(7): 10-14.
- [5] 王奕, 王凯. 基于 USB2.0 的数据采集系统的设计与实现[J]. 电子工程师, 2002, 28(12): 15-17.
- [6] 秦树人. 虚拟仪器—测试仪器从硬件到软件[J]. 振动、测试与诊断, 2000, 20(1): 1-6.

## Development of Data Acquisition and Processing System Based on DSP and USB 2.0

YU Ping, QIN Shu-ren

(Test Center, Chongqing University, Chongqing 400030, China)

**Abstract:** The data acquisition and processing system are proceeding towards faster, more powerful, easier to use and more cost effectiveness. This paper discuss the design of the high speed and convenient data acquisition and processing system based on DSP and USB 2.0, and expatiates the principle and method of the virtual instruments system in detail. The system employs an ADS8346 to sample the six channel signals simultaneously with a resolution of 16-bit. It utilizes EZ-USB FX2 as the USB2.0 interface, which can achieve the high speed communication between the host and the system. It uses TMS320VC33 (dsp) as the core chip, which can accomplish the function of the main control and real-time digital signal processing. The system enhances the virtual instruments' advantage more by the combination between software and hardware.

**Key words:** DSP; USB 2.0; data acquisition; virtual instruments