

文章编号: 1000 - 582X(2006)01 - 0070 - 04

基于软件无线电的通用数字调制器的实现*

刘晓明^{1,2}, 傅小明¹, 瞿金桥¹

(重庆大学 1. 通信工程学院; 2 电气工程学院, 重庆 400030)

摘要: 软件无线电的基本思想是构造一个通用的硬件平台, 将通信的各种功能尽可能用软件实现. 数字上变频是软件无线电的关键技术之一, 主要功能是对输入数据进行各种调制和频率变换. AD9857是通用数字正交上变频器, 具有可编程性、体积小、速度快、性能高等特点. 详细介绍了该器件的原理、结构与使用方法, 分析了软件无线电调制算法的特点, 给出了一个利用 FPGA 与 AD9857相结合而实现通用的数字调制系统平台的实例.

关键词: 调制; 数字上变频器; 软件无线电; 现场可编程门阵列

中图分类号: TN91. 3; TN830. 2

文献标识码: A

软件无线电^[1]的基本思想是构造一个通用的硬件平台, 将各种功能尽可能的利用软件来实现, 并使宽带 A/D和 D/A转换器尽可能靠近天线. 数字上变频(DUC)是软件无线电的关键技术之一, 由于目前 DSP器件规模和速度的限制, 利用 DSP实现对中频信号进行数字上变频还比较困难, 因此需要利用专用集成电路(ASIC)来完成这一功能.

AD9857^[2]是美国 AD公司的高性能、高速数字正交上变频器, 具有集成度高, 体积小, 功耗低, 输出信号稳定性好等特点, 使该器件很适合实现数字正交上变

频. 该芯片可以应用在软件无线电中, 接收来自经 DSP处理后的基带数字序列, 将其上变频至中频, 完成数字上变频的功能.

1 AD9857的结构、原理及使用方法

1.1 AD9857的结构

AD9857芯片集成了一个高速直接数字频率合成器(DDS), 一个高速高性能的数模转换器(DAC), 时钟倍频电路, 数字滤波器及其他单元, 构成一个完整的数字上变频器, 其内部结构如图 1所示.

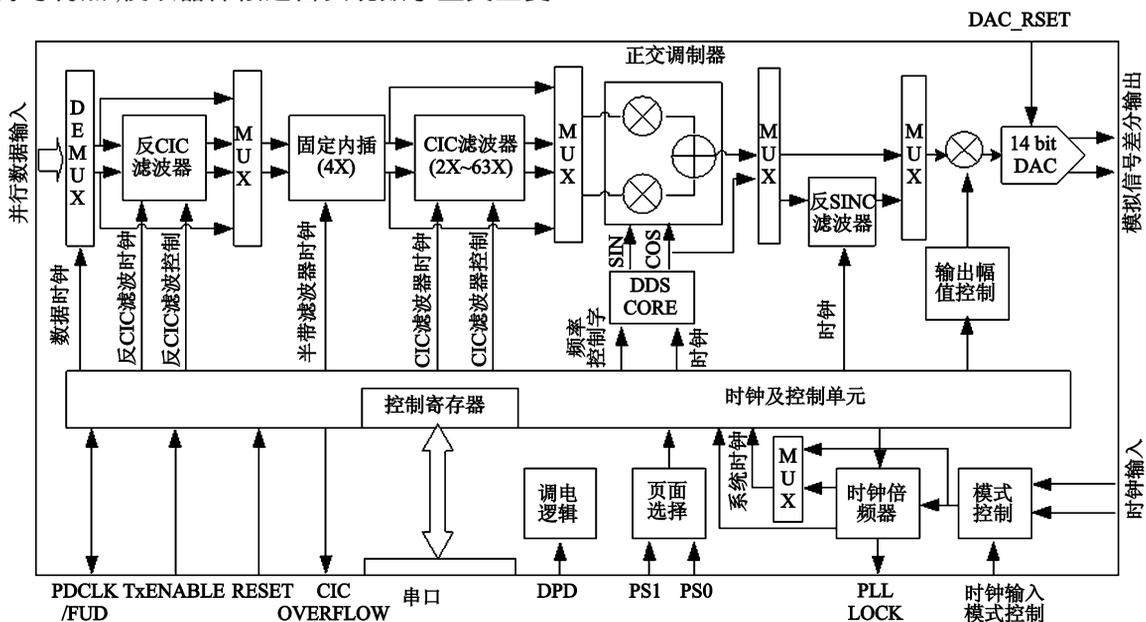


图 1 AD9857结构框图

* 收稿日期: 2005 - 09 - 20

基金项目: 云南省省院省校科技合作计划资助项目 (2003SABL B00A044)

作者简介: 刘晓明 (1963 -), 男, 重庆人, 重庆大学教授, 主要从事软件无线电、计算机测控、光电检测等方面的研究.

1) 输入数据通道. 将串行输入的 I/Q 通道数据转换成并行数据.

2) 固定插值 (4 ×) 滤波器. 通过两级半带滤波器实现一个固定的 4 倍插值, 将数据速率提高 4 倍.

3) 可编程 CIC 滤波器与反 CIC 滤波器. 可以通过一个 6 bit 的控制字对 CIC 滤波器编程, 提供一个 (2 × ~ 63 ×) 倍数的内插. CIC 滤波器具有低通滤波器特性, 但其通带内波纹的幅度较大, 因此在前端有一个反 CIC 滤波器预先加以补偿.

4) DDS 核. DDS 核产生一个正交参考载波提供给数字调制器的 I/Q 通道, DDS 核输出信号的频率由一个 32 bit 频率控制字决定, 这使得 AD9857 输出信号的频率可以非常精确地变化. AD9857 输出信号频率与频率控制字 W_{freq} 的值及系统时钟 f_{sysclk} 之间的关系为:

$$f_{out} = (W_{freq} \times f_{sysclk}) / 2^{32},$$

其中 DDS 产生的载波最高频率为 40% $\times f_{sysclk}$.

5) 正交调制器. 数字正交调制器的作用是将基带数据的频谱调制到所需要的载波频率上, 这个过程就是上变频. 其中, 载波由 DDS 核提供.

6) 反 SNC 滤波器. 由于 DAC 的零阶保持效应, 输出信号的频谱会被 SNC 包络加权. 因此在前端用一个反 SNC 滤波器对输入数据进行预处理, 以抵消 SNC 包络造成的失真.

7) 输出幅度乘法器. 输出幅度乘法器是用来控制输出信号的幅度, 由一个 8 bit 控制字决定, 其值为 0 ~ 1.992 187 5.

8) 14 bit DAC. 14 bit DAC 的作用是把数字信号转换成模拟信号. 数模转换过程会在 $n \times f_{sysclk} + f_{carrier}$ ($n = 1, 2, 3, \dots$) 处产生干扰信号, 需要外接一个 RLC 滤波器滤除干扰. AD9857 是以两路互补电流方式输出, 该电流的大小可以通过外接电阻 R_{set} 决定 ($I_{out} = 39.936 / R_{set}$), 输出电流范围为 5 ~ 20 mA.

9) 参考时钟倍频器. 参考时钟倍频器可以对输入的时钟做一个 (4 × ~ 20 ×) 的倍频, 倍频后的时钟频率最高可达 200 MHz

1.2 AD9857 的工作原理及工作模式

AD9857 接收 14 位并行数据, 由 I/Q 交替输入, 在芯片内完成串并转换, 将数据分成两路, 并在正交调制前一直保持两路. AD9857 只完成数字信号正交上变频的过程, 所以数字信号的编码、脉冲成形等过程应该在输入之前完成.

AD9857 的参考时钟倍频器可以对输入的时钟做一个 (4 × ~ 20 ×) 的倍频, 倍频后的时钟信号作为系统时钟 f_{sysclk} . f_{sysclk} 提供了系统所需要的时序控制, 其最高频率可以达 200 MHz. CIC 滤波器输出的数据速率

与 DDS 核产生的数字载波的采样率相同 (即 f_{sysclk}), 因此, AD9857 内正交调制器输出信号的采样率为 f_{sysclk} 的数字信号.

AD9857 有 3 种工作模式以满足不同需要: 正交调制模式 (默认)、单频输出模式、插值 DAC 模式. 当工作在正交模式时, DDS 核提供给正交调制器一个正交载波, 在那里先与 I/Q 通道数据相乘, 再将相乘后的信号相加或相减, 将数据正交调制到所需要的频率. 当工作在单频模式时, AD9857 不接收 14 位数据通道的信号, 而是由 DDS 核产生一个单频信号经过反 SNC 滤波器后通过 DAC 输出, 这种工作模式下, AD9857 相当于一个 DDS 芯片. 当工作在插值 DAC 模式时, 输入的 14 位基带信号经过 AD9857 后仍为基带信号, 没有经过任何的调制处理.

1.3 AD9857 的使用方法

用户对 AD9857 的参数控制是通过一个串口来实现的, 用户需要控制的参数包括串口状态设置、工作寄存器选定、工作模式设置、载波频率设置、系统时钟设置、内部过采样率等.

串口包括 CS、SCLK、SD/D、SDO、SYND 5 根信号线, 其中 CS 为使能信号, 当 CS 为低时串口有效; SCLK 为时钟信号; SD/D 为双向数据线, 当串口处于双线工作状态 (SCLK, SD/D) 时, SD/D 为双向线, 当处于三线工作状态时 (SCLK, SD/D, SDO), SD/D 作为输入/输出; SDO 作为输出; SYND 为串口同步恢复信号.

串口的一个通讯周期有 2 个步骤, 第 1 步是与 SCLK 的前 8 个上升沿同步向 AD9857 写一个指令字, 这个指令字决定数据读写选择、数据传输的位数 (1 ~ 4 个字) 及第 1 个传输数据的寄存器地址; 第 2 步则是数据传输. 串口读写时序如图 2、图 3 所示.

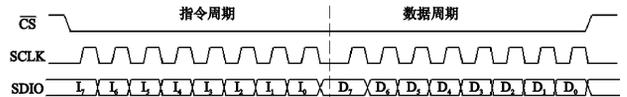


图 2 串口写操作

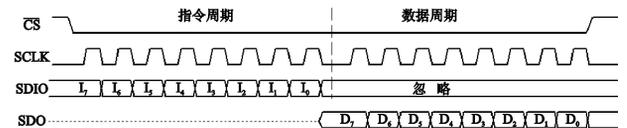


图 3 串口读操作

串口指令字格式如表 1 所示.

表 1 串口指令字格式

MSB	D6	D5	D4	D3	D2	D1	LSB
R/W	N1	N0	A4	A3	A2	A1	A0

表 1 中, R/W 决定串口为读操作 (1) 或写操作 (0); A4 ~ A0 为读写的目标寄存器; N1, N0 决定在数据传输周期需要传送的字节数, 如表 2 所示.

表 2 传输字节数

N0	N1	传送的字节数
0	0	1
0	1	2
1	0	3
1	1	4

AD9857共有 26个(00h~19h)寄存器,其每个比特都代表了不同的参数.其中 00h、01h为全局寄存器,其余 24个寄存器分为 4个相同的寄存器组,通过外部信号 PS0、PS1 选择不同寄存器组的参数(如表 3所示).寄存器组的比特分配及意义如表 4所示,每个寄存器组可以提供以下功能:

1) 通过频率控制字决定输出信号的频率;

2) 当采用正交调制模式时,选择正交调制的两路信号相加或相减;

3) 选择 CIC滤波器的内插倍数或旁路 CIC滤波器和反 CIC滤波器;

4) 控制输出信号的幅度;

5) 控制系统时钟等.

表 3 寄存器组的选择

PS0	PS1	传送的寄存器组
0	0	1
0	1	2
1	0	3
1	1	4

表 4 控制寄存器的定义

地址	(MSB)B Π7	B Π6	B Π5	B Π4	B Π3	B Π2	B Π1	(LSB)B Π0	默认值	组号
00h	SDO有效	LSB在前	PLL锁定控制			时钟倍频系数 <4 0>			15h	
01h	CIC清零	旁路反 SNC	保留字	保留字	休眠模式	功耗控制	操作模式选择		00h	
02h			频率控制字 <7 0>						00h	1
03h			频率控制字 <15 8>						00h	1
04h			频率控制字 <23 16>						00h	1
05h			频率控制字 <31 24>						00h	1
06h			CIC内插率 <5 0>				输出频带 旁路反 CIC 选择 滤波器		08h	1
07h			输出幅度系数 <7 0>						B5h	1
08h~0Dh			各寄存器功能与组 1相同							2
0Eh~13h			各寄存器功能与组 1相同							3
14h~19h			各寄存器功能与组 1相同							4

2 软件无线电的调制算法分析

软件无线电具有灵活性、可扩展性等主要特点,这主要是因为软件无线电的所有功能都是由软件来定义的.目前常用的模拟调制方式主要有 AM、FM、DSB、SSB等,数字调制方式有 ASK、FSK、PSK、QAM等^[3].如果按照常规的方法,每产生一种信号都需要一个硬件电路,要在一部通信机中产生几种通信信号,其电路就会极其复杂.如果要增加一种调制方式就非常困难.

软件无线电的各种调制信号是以一个通用的数字信号处理平台为支撑,利用各种软件产生.每一种调制算法都做成软件模块形式,每一种调制算法都做成软件模块形式,要产生某种调制信号只需调用相应的模块即可.因此在软件无线电中,可以不断更新调制模块的软件来适应不断发展的调制体制,具有相当大的灵活性和开放性.从理论上来说^[4],各种通信信号都可以用正交调制的方法来实现,即

$$S(t) = I(t) \cos(\omega_c t) + Q(t) \sin(\omega_c t),$$

其中, ω_c 表示载波角频率,调制信息包含在 $I(t)$ 、 $Q(t)$ 内.几种常用调制方式的解析式如表 5所示.

表 5 各种调制方式的解析式

调制方式	$S(t)$	$I(t)$	$Q(t)$
FM	$A \left[\cos \left(\int \left(\omega_c + k_f v(t) \right) dt \right) \right]$	$\cos \left(\int k_f v(t) dt \right)$	$\sin \left(\int k_f v(t) dt \right)$
AM	$A(1+m_a v(t)) \cos \omega_c t$	$A(1+m_a v(t))$	0
DSB	$A v(t) \cos \omega_c t$	$A v(t)$	0
ASK	$a_n g(t-nT) \cos(\omega_c t)$	$a_n g(t-nT)$	0
PSK	$a_n g(t-nT) \cos[\omega_c t + \phi_n]$	$a_n \cos \omega_n g(t-nT)$	$a_n \sin \omega_n g(t-nT)$
FSK	$a_n g(t-nT) \cos[\omega_c t + \phi_n]$	$a_n g(t-nT) \cos \omega_n$	$a_n g(t-nT) \sin \omega_n$
QAM	$a_n g(t-nT) \cos(\omega_c t) - b_n g(t-nT) \sin(\omega_c t)$	$a_n g(t-nT)$	$-b_n g(t-nT)$

3 AD9857在软件无线电中的应用

3.1 AD9857的应用框架

根据 AD9857的原理以及软件无线电调制算法的特点,笔者设计了一个利用 AD9857完成各种调制方式通用的硬件平台,如图 4所示.图中,模拟信源经过 ADC采样后可以直接送往 AD9857,完成传统的模拟调制,也可以经过 FPGA进行基带处理后再送往

AD9857. 而数字信号源则先送往 FPGA, 利用 FPGA 完成编码、I/Q 通道分离、基带成型等步骤, 再送至 AD9857 完成上变频, 对 AD9857 的配置也是由 FPGA 完成. 在这个硬件平台中, FPGA 芯片选用了 Altera 公司的 ACEX 系列的 EP1K100. ACEX 系列器件是美国 Altera 公司着眼于通信、音频处理以及类似场合应用而推出的 FPGA 系列, 其主要特点有^[5]:

1) 采用查找表 (LUT) 和嵌入式阵列块 (EAB) 相结合的结构, 特别适用于实现复杂逻辑功能和存储器系列, 例如通信中的数字信号处理, 多通道数据处理, 数据传递和微控制等.

2) 典型门数从 1 万到 10 万门, 有多达 49 152 位 RAM.

3) 器件采用 2.5 V 的内核电压, 功耗低, 能够提供高达 250 MHz 双向 I/O 功能.

ACEX1K100 具有典型门数 10 万门, 逻辑单元 4 992 个, 嵌入式阵列块 12 个, 完全符合应用于各种数字调制系统基带信号处理的要求. A/D 转换器则采用了 AD 公司的 AD9215, AD9215 是 AD 公司的单通道 10 位高速低功耗 A/D 转换器, 采用 +3 V 供电, 最大采样速率 105 MS/s, 模拟输入带宽可达 300 MHz, 支持单端或差分输入^[6].

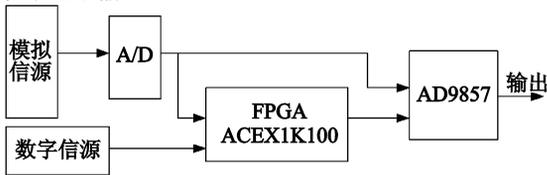


图 4 AD9857 应用方案

3.2 实验结果

图 5 是 AD9857 调制伪随机信号的频谱图, 即利用 QPSK 调制将速率为 5 Mb/s 的数据调制到频率为 42 MHz 的中频上. 在这次实验中, 利用 FPGA 完成对待调制的数据进行 I/Q 通道分离、基带成型等步骤后将数据送往 AD9857, 由 AD9857 完成正交调制的功能.

AD9857 输入的参考时钟频率为 20 MHz, 倍频系数为 10, CIC 滤波器插值率为 4.

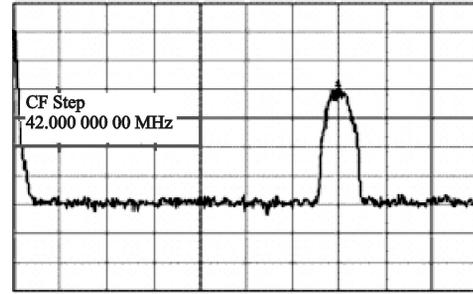


图 5 实验结果

4 结论

AD9857 提供了符合当前高速无线通信和宽带数据通信所要求的数字正交上变频功能, 具有很强的通用性和灵活性, 非常适合应用在软件无线电中.

参考文献:

- [1] WALTER THITLEBEE 著. 软件无线电技术与实现 [M]. 杨小牛译. 北京: 电子工业出版社, 2004. 5 - 11.
- [2] ANALOG DEVICE INC. CMOS 200MSPS 14-Bit Quadrature Digital Upconverter AD9857 [EB/OL]. http://www.analog.com/upbodedFiles/Data_Sheets/28341907AD9857_c.pdf, 2002 - 10 - 12.
- [3] 吴资玉, 甘育裕, 吴刚. 数字通信原理 [M]. 北京: 中国物资出版社, 1999. 165 - 220.
- [4] 杨小牛, 楼才义, 徐建良. 软件无线电原理及应用 [M]. 北京: 电子工业出版社, 2001. 179 - 189.
- [5] ALTERA INC. ACEX1K Data Sheet [EB/OL]. <http://www.altera.com.cn/literature/ds/acex.pdf>, 2001 - 05 - 20.
- [6] ANALOG DEVICE INC. 10 - Bit 65/80/105 MSPS, 3v A/D Converter AD9215 [EB/OL]. http://www.analog.com/UpbodedFiles/Data_Sheets/548543776AD9215_a.pdf, 2000 - 12 - 05.

General Digital Modulator Based on Software Defined Radio

LU Xiaoming^{1,2}, FU Xiaoming¹, QU Jin-qiao¹

(1. College of Communication Engineering;

2. College of Electrical Engineering, Chongqing University, Chongqing 400030, China)

Abstract: The basic idea of Software Defined Radio is to structure a general hardware platform to make the most of the software to complete variety of communication functions. As one of the key technology of Software Defined Radio, Digital Upconverter modulated the input data in kinds of modes and converted it to intermediate frequency. It is difficult to implement it on Digital Signal Processor, so we should use special IC to achieve DUC. AD9857 is a Quadrature Digital Upconverter chip manufactured by ADI corporation with features such as programmable, small package, high speed and high performance. First, the authors introduce the principle, architecture and application of AD9857, and then analyse the characteristic of Software Defined Radio modulation, at last they give an instance in which they design a plat of general digital modulation system integrated FPGA and AD9857.

Key words: modulation; digital upconversion; software defined radio; field programmable gate array