

doi:10.11835/j.issn.1000-582X.2016.06.003

电源分配网络阻抗分析及去耦电容优化

汪泉弟, 王赢聪, 高 锋

(重庆大学 输配电装备及系统安全与新技术国家重点实验室, 重庆 400044)

摘 要: 高速印制板电源分配网络(power delivery networks, PDN)受电电源端口具有瞬时电流大、目标阻抗小的特点。针对任意形状电源板的阻抗问题,提出一种基于解析式与有限差分法的互补模型,并在此基础上结合粒子群算法实现多个受电电源端口的阻抗优化。通过 Matlab 仿真,发现互补模型的结果与全波有限元法的基本吻合,计算时间则大幅缩短。测量结果表明,优化后实验板的多个受电电源端口阻抗均满足各自的目标值要求。

关键词: 电源分配网络;受电电源端口;互补模型;粒子群算法;阻抗优化

中图分类号:TM 761

文献标志码:A

文章编号:1000-582X(2016)06-019-08

Impedance analysis and decoupling capacitance optimization of power delivery network

WANG Quandi, WANG Yingcong, GAO Feng

(State Key Laboratory of Power Transmission Equipment & System Security and New Technology, Chongqing University, Chongqing 400044, P.R.China)

Abstract: Power ports of power delivery networks(PDN) in high digital circuit are designed to satisfy the requirements of large transient current and low target impedance. In order to solve the impedance matrix of arbitrary shaped power plane, a new time-efficient complementation method, combining analytical expression with finite difference method, was proposed. Then PSO (particle swarm optimization) technique was processed to find the optimum values and positions of decoupling capacitors. Matlab simulation shows the result of the proposed method is basically consistent with that of the full-wave finite element method, but its calculation time is greatly reduced. The calculation and the measurement results both indicate that impedance of all power ports after optimization can meet the demands of their target impedance.

Keywords: power delivery network; power port; complementation method; particle swarm optimization; decoupling capacitor

在高速 PCB(print circuit board)中,电源分配网络负责为芯片提供稳定可靠的电源供应。由于芯片供电电压的降低,电流增大,为保证更低的电源噪声,设计时 PDN 阻抗在一定的频段内要足够小^[1-2]。

电源板建模是 PDN 阻抗分析中最重要的部分。文献[3-4]采用谐振腔模型得到电源板阻抗的解析式,

收稿日期:2016-07-03

基金项目:国家自然科学基金资助项目(51177183)。

Supported by the National Natural Science Foundation of China(51177183).

作者简介:汪泉弟(1954-),女,重庆大学教授,博士生导师,主要从事电磁场理论及应用、电磁场数值计算及电磁兼容技术等方面研究,(E-mail) wangquandi@cqu.edu.cn。

这种方法精度高、计算快,但仅适用于矩形的电源板。对于任意形状电源板,文献[5-7]采用了数值方法,如时域有限差分法、矩量法、有限元法等,计算精度很高,但计算过程复杂。等效电路模型也较为常见,但也存在计算量巨大的问题。文献[8-9]将电源板分割成多个矩形部分以及较小的任意结构,其中矩形部分通过解析式求解,从而有效地减小剖分区域,提高计算效率。然而对于电源板存在过孔或细缝的情况,分割法并不适用。因此,笔者将带有过孔等的电源板缝补回完整的矩形,结合解析式与有限差分法形成其互补模型,进而求得电源板的节点阻抗矩阵。

电源板的 PDN 阻抗较大且存在多个谐振点,工程中通常在电源板间添加去耦电容以降低 PDN 阻抗。文献[10-11]根据经验公式确定去耦电容的数目,而电容的安装位置主要依赖于设计者的经验。文献[12-13]则采用遗传算法、粒子群算法等自动选取电容及安装位置,使单电源端口 PDN 满足要求。比较两种算法,PSO 较为简单且全局寻优能力更强。实际 PCB 存在多个受电电源端口,而这种单端口的设计没有考虑各端口间的相互影响,因此,笔者以多输入阻抗作为优化目标,通过 PSO 自动选取去耦电容及其位置,从而达到目标值要求。

1 电源分配网络阻抗分析

目标阻抗法指出,要将电源噪声限制在系统的噪声容限内,芯片受电电源端口的输入阻抗必须在一定频率范围内小于目标阻抗,而目标阻抗

$$Z_{\text{target}} = \frac{V_{\text{dd}} \times C_{\text{ripple}}}{I_t}, \quad (1)$$

式中: V_{dd} 为工作电压, I_t 是最坏情况下的瞬变电流的平均值, C_{ripple} 指可容许纹波系数,一般取 5%。受电电源端口的输入阻抗是电源 EMI 的关键参数。图 1 是典型 PDN 的构成,其中,稳压器、电容器的模型分别是 RL 串联支路、RLC 串联支路,而电源板的建模最为复杂。

1.1 谐振腔模型

当电源板为图 2 所示的长方体结构时,采用谐振腔理论得到板上任意两个端口 i 和 j 间互阻抗 Z_{ij} 的表达式,即

$$\begin{aligned} Z_{ij} = & j\omega\mu d \sum_{m=0}^{\infty} \sum_{n=0}^{\infty} \frac{C_m C_n}{ab(k_{xm}^2 + k_{yn}^2 - k^2)} \times \\ & \cos(k_{xm}x_i) \cos(k_{yn}y_i) \cos(k_{xm}x_j) \times \\ & \cos(k_{yn}y_j) \sin c\left(\frac{k_{xm}dx_i}{2}\right) \sin c\left(\frac{k_{yn}dy_i}{2}\right) \times \\ & \sin c\left(\frac{k_{xm}dx_j}{2}\right) \sin c\left(\frac{k_{yn}dy_j}{2}\right), \end{aligned} \quad (2)$$

式中: $k_{xm} = m\pi/a$, $k_{yn} = n\pi/b$, (x_i, y_i) , (x_j, y_j) 分别为是端口 i 和 j 的坐标, (dx_i, dy_i) , (dx_j, dy_j) 则为端口 i, j 的尺寸,数值远小于波长。当 $m=n=0$ 时, $C_m C_n = 1$; 当 m, n 中有且仅有一个等于 0 时, $C_m C_n = 2$; 当 m, n 均大于 0 时, $C_m C_n = 4$ 。复波数 $k = \omega \sqrt{\epsilon\mu} (1 - j(\tan \delta + d_i/d)/2)$, 而 d_1 和 d 分别为金属板的趋肤深度和厚度。 μ 为基板的磁导率, ϵ 是基板的介电常数。解析法计算快速且精度很高,但实际电源板常常存在通孔、狭缝、分割等结构,此时解析式不再适用,而数值方法如有限差分法能很好地解决这一问题。

1.2 等效电路模型

由于电源板间电位差分布满足二维赫姆赫兹方程

$$(\nabla^2 + k^2)\varphi(x, y) = j\omega\mu d J_z(x, y), \quad (3)$$

式中: φ 为电源板的电位差; J_z 为注入电源板的电流。电源板边界满足

$$\partial\varphi/\partial n = 0. \quad (4)$$

因此,求解电源板的阻抗转换为式(3)和(4)的定解问题。采用有限差分法求解时,首先对场域进行网格

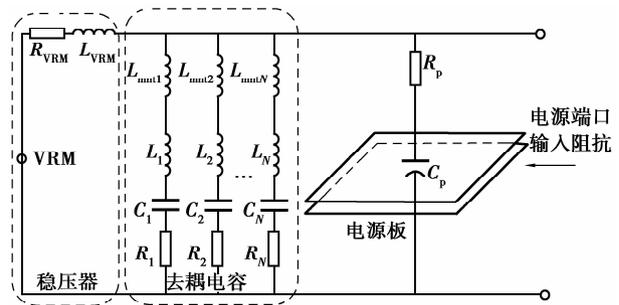


图 1 PDN 的构成
Fig.1 Composition of PDN

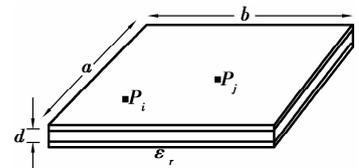


图 2 电源板
Fig.2 Plane pair structure

划分,形成正方形子块,如图 3(a),由于子块的边长远小于 λ ,因此每个子块等效为一个节点。其次将式(3)离散成差分方程,根据差分方程构造图 3(b)的等效电路,其中,内部子块 0 的参数

$$R_1 = 0, L_1 = \mu d, C = \epsilon h^2 / d, G_d = \omega C \tan \delta, \quad (5)$$

式中: $R_2 = R_3 = R_4 = R_1, L_2 = L_3 = L_4 = L_1$ 。而紧邻边界的子块 5,由于 p, q 为小于 1 的正数,等效电路的电感参数发生变化,即

$$\begin{aligned} L_1 &= p(p+1)\mu d/2, L_2 = q(q+1)\mu d/2, \\ L_3 &= (p+1)\mu d/2, L_4 = (q+1)\mu d/2. \end{aligned} \quad (6)$$

此外,等效电路中边界上的节点 6 和 7 做悬空处理。最后将所有子块的等效电路根据位置关系进行相应的电气连接,形成分布参数电路,进而求得任意节点的阻抗。

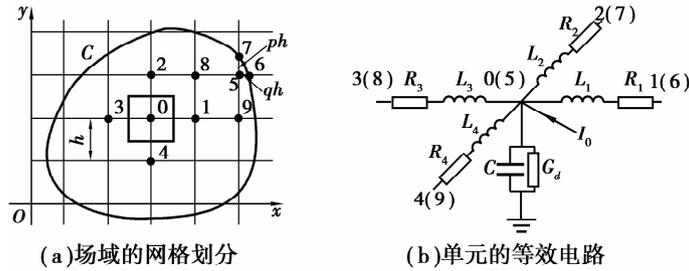


图 3 电源板的电路模型

Fig.3 Circuit model of power plane

1.3 互补模型

在不规则的电源板中,为实现解析式的应用,尽可能地构造矩形部分的场域。如分割方法将电源板分割为若干矩形部分,与之类似,互补模型则寻找某电源板 1 的互补结构 2,通过设置虚拟节点将两者连接成完整的矩形电源板 3,如图 4 所示。假设电源板 1 上有 m 个待求端口,记为 p 类,在 1,2 边界上设置 n 个虚拟节点,记为 r 类,与之对应电源板 2 上虚拟节点记为 s 类,如图 5 所示。

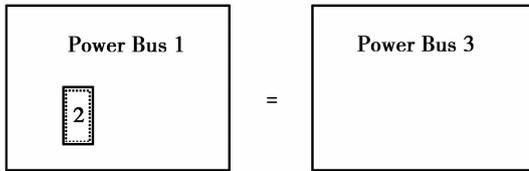


图 4 互补模型示意图

Fig.4 Complementation model

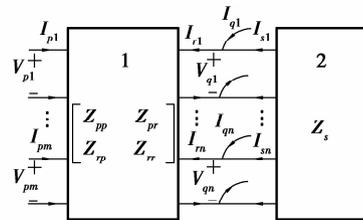


图 5 虚拟节点的设置

Fig.5 Setup of virtual nodes

电源板 1 和 2 的节点电压电流

$$\begin{bmatrix} V_p \\ V_r \end{bmatrix} = \begin{bmatrix} Z_{pp} & Z_{pr} \\ Z_{rp} & Z_{rr} \end{bmatrix} \begin{bmatrix} I_p \\ I_r \end{bmatrix}, \quad (7)$$

$$V_s = Z_s I_s, \quad (8)$$

式中: Z_{pp}, Z_{pr}, Z_{rp} 及 Z_{rr} 是未知量, Z_s 采用解析式或路模型求解,即为已知量。由于 r 类端口和 s 类端口连接后形成端口 q ,显然 q 类端口的数目也为 n ,电压电流存在如下关系:

$$\begin{aligned} V_q &= V_r = V_s, \\ I_q &= I_r + I_s. \end{aligned} \quad (9)$$

联立式(7)、(8)和(9)得电源板 3 的 Z 参数矩阵

$$\begin{bmatrix} Z'_{pp} & Z'_{pq} \\ Z'_{qp} & Z'_{qq} \end{bmatrix} = \begin{bmatrix} E_{m \times m} & Z_{pr} Z_s^{-1} \\ 0 & E_{n \times n} + Z_{rr} Z_s^{-1} \end{bmatrix}^{-1} \begin{bmatrix} Z_{pp} & Z_{pr} \\ Z_{rp} & Z_{rr} \end{bmatrix}. \quad (10)$$

对式(10)进行代数变换得到电源板 1 的待求量

$$Z_{pp} = Z'_{pp} + Z'_{pq}(Z_s - Z'_{qq})^{-1}Z'_{qp} \quad (11)$$

与数值方法相比,互补模型的剖分区域从较大的电源板 1 转化成较小的电源板 2,在保证精度的同时可以极大地减少计算量,尤其适用于带有孔缝等细小结构的电源板。

最后将电源板模型与电容器、稳压器等其他元件的模型相连,并将电压源置 0,形成新的节点阻抗矩阵。电源板 1 上某电源端口 j 的输入阻抗

$$Z_j = \frac{V_j}{I_j} = \frac{1}{I_j} \sum_{l=1}^n Z_{jl} I_l \quad (12)$$

式中: n 为电源端口的数目, V_j 、 I_j 分别为端口 j 的电压、电流。 Z_j 考虑了其他受电电源端口的影响,又称为多输入阻抗。

2 电源去耦网络的优化

当电源端口的输入阻抗不满足目标阻抗时,需要为 PDN 设计合适的去耦网络以获得平坦的低输入阻抗,从而降低电源噪声。PDN 去耦网络设计的关键是确定去耦电容的种类及其安装位置。由于去耦电容种类繁多,各电容去耦性能各异,选用不同电容,安装在不同位置都会得到不同的 PDN 阻抗。设计时,在允许安装去耦电容的区域上设置若干电容端口,用于表征位置信息。假设某 PDN 有 a 个电源端口, b 个电容端口, Z 参数矩阵根据电源端口、电容端口进行分块

$$\begin{bmatrix} V_{ic} \\ V_{cap} \end{bmatrix} = \begin{bmatrix} A & B \\ C & D \end{bmatrix} \begin{bmatrix} I_{ic} \\ I_{cap} \end{bmatrix} \quad (13)$$

1 个电容端口只能安装 1 个电容,当电容端口 $k(k=a+1, a+2, \dots, a+b)$ 有去耦电容时,电压 V_k 与电流 I_k 关系

$$-I_k = Y_k V_k \quad (14)$$

式中 Y_k 是并联电容的导纳值,而该端口悬空时, Y_k 数值为 0。如果去耦电容及对应的端口均已知,那么 b 个电容端口的电压电流

$$I_{cap} = Y_C V_{cap} \quad (15)$$

式中 $Y_C = -\text{diag}(Y_{a+1}, Y_{a+2}, \dots, Y_{a+b})$ 。结合式(13)和式(15)可以消去所有的电容端口,从而得到添加电容后 a 个电源端口的 Z 参数矩阵

$$Z = A + B(I - Y_C D)^{-1} Y_C C \quad (16)$$

当电容种类或位置发生改变时, Y_C 发生变化,而 Z 与 Y_C 存在复杂的非线性关系。此外,工程可选用的电容种类繁多,如表贴电容就达到几千种,因此,去耦电容的选取是一个复杂非线性的全局寻优问题。针对这类工程问题,粒子群算法具有实现容易、精度较高、收敛快速的优点。PSO 模拟鸟群飞行觅食的行为,从随机解出发,通过适应值来评价解的品质,追随当前搜索到的最优值来寻找全局最优。

PSO 确定去耦电容时,根据自谐振频率对可选电容器进行排序并组成电容库 $C = \{c_1, c_2, \dots, c_r\}$,对可安装端口进行编号并组成端口库 $P = \{p_1, p_2, \dots, p_s\}$ 。设 m 个粒子组成种群 $X = \{x_1, x_2, \dots, x_m\}$,其中,每个粒子所处的位置 $x_i = \{c_1, p_1, c_2, p_2, \dots, c_n, p_n\}$ 表示电容 $c_1 \sim c_n$ 分别安装在端口 $p_1 \sim p_n$ 上。迭代时,粒子不断地调整自己的位置 x_i ,可以表示搜索新的电容安装方案。粒子能记住自己找到的最优解 x_i 及整个种群的最优解 x_g 。此外粒子都有一个速度 $v_i = \{v_1, v_2, \dots, v_m\}$,每次迭代后,粒子的速度、位置会得到更新^[14-15]:

$$\begin{aligned} v_{id}(t+1) &= \omega(t)v_{id}(t) + p_1 r_1 (x_{id} - x_{id}) + p_2 r_2 (x_{gd} - x_{id}) \\ x_{id}(t+1) &= x_{id}(t) + v_{id}(t+1) \end{aligned} \quad (17)$$

式中: $x_{id}(t+1)$ 、 $v_{id}(t+1)$ 分别表示粒子 i 在 $t+1$ 次迭代中第 d 维上的位置和速度, r_1 和 r_2 是 $0 \sim 1$ 之间的随机数, ω_i 和 ω_f 分别是权重 ω 的起始值和最终值, p_1 和 p_2 为加速系数, t_{\max} 是迭代的最大次数。

电容个数的减少不仅可以降低设计的成本,而且占用更少的空间,从而增加其他元件布局布线的灵活性。因此,将电容个数作为适应度函数的重要部分。优化过程存在约束条件,即每个电源端口均要满足目标阻抗的要求

$$\max(Z_i(f)) \leq Z_{i\text{target}}, i = 1, 2, \dots, m, \quad (18)$$

式中: $Z_i(f)$ 为频域下电源端口 i 的输入阻抗幅值, $Z_{i\text{target}}$ 是电源端口 i 的目标值, m 为电源端口数目。此时适应值

$$V_{\text{fit}} = N_c + \sum_{i=1}^m (\max(Z_i(f)) - Z_{i\text{target}}), \quad (19)$$

式中, N_c 为去耦使用的电容数, 右端第 2 项不大于 0, 因此 $V_{\text{fit}} \leq N_c$ 。当约束条件不成立时, 适应值

$$V_{\text{fit}} = N_c + \sum_{i=1}^m (\max(Z_i(f)) - Z_{i\text{target}}) + 50 \sum_{i=1}^m \max(Z_i(f)). \quad (20)$$

式中, 右端第 3 项是罚函数, $V_{\text{fit}} \gg N_c$ 。整个过程进行最小值搜索, 计算流程图如图 6 所示, 最后采用最少的去耦电容达到目标阻抗要求。

3 实例分析

3.1 电源板阻抗分析

为验证互补模型的正确性, 选择某 2 层电源板作为分析实例。电源板外轮廓为圆角矩形, 内部有一条长 30 mm、宽 2 mm 的长方体孔缝, 设置某端口 P_1 的位置为 (10, 15), 如图 7 所示。计算频带为 1~5 GHz, 扫频点数为 1 000。图 8 对互补模型、ANSYS SIwave、HFSS 的结果进行了对比, 可以发现, 互补模型的结果在大部分频段内与 HFSS 的基本吻合, 而 SIwave 仿真值在频率较高时存在较大的误差。这是因为 HFSS 采用的是三维有限元法, 在细小孔缝的附近进行精细的剖分以保证精度, 而 SIwave 采用的是二维有限元法, 计算时忽略了细小孔缝。在计算时间上, HFSS 用了 2 338 s, 互补模型则只需 75 s, 因此, 对于存在孔缝的不规则电源板的计算, 互补模型能在保证精度的同时大幅地缩减计算时间。

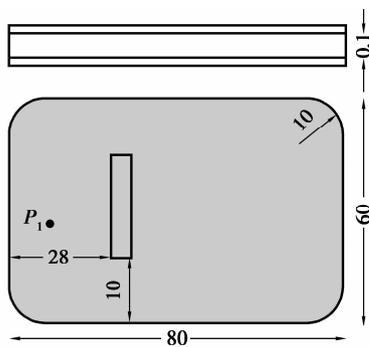


图 7 电源板

Fig.7 Diagram of arbitrary shaped power plane

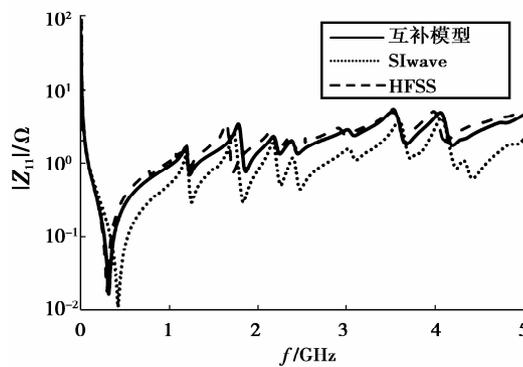


图 8 电源板的阻抗曲线

Fig.8 Comparison of self and mutual impedance

3.2 基于多输入阻抗的去耦网络设计

实验设计了一块 4 层 PCB, 如图 9 所示, 该板顶层、底层是布线层, 中间的电源平面和地平面构成电源板, 其中铜皮厚 0.036 mm, 基板厚度为 0.486 6 mm。

在底层设置电容端口 $P_4 \sim P_{10}$, 在顶层设置电源端口 P_1, P_2 和 P_3 , 工作电压为 3.3 V, 可容许纹波为

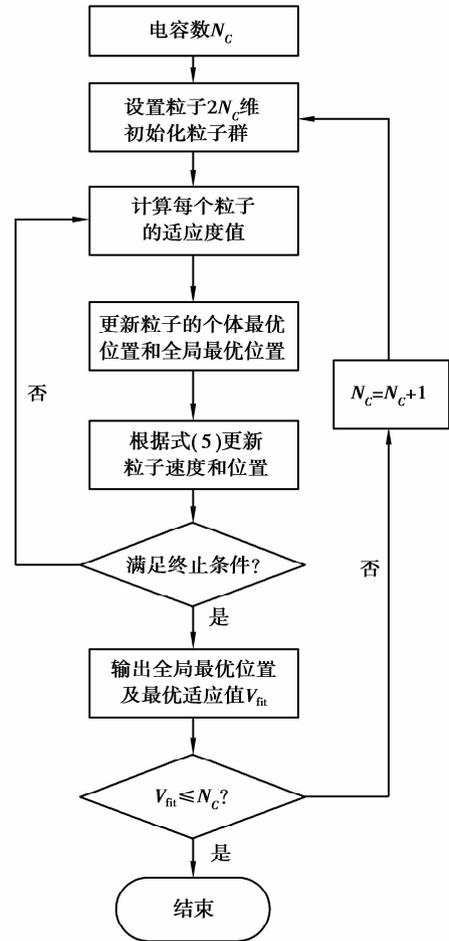


图 6 去耦电容优化流程图

Fig.6 Optimization flow chart

5%，汲取的最大电流分别为 60, 50, 40 mA，因此， P_1 、 P_2 和 P_3 的目标阻抗分别为 2.750, 3.300, 4.125 Ω 。

仿真模型中，稳压器等效参数 $R_{vrm} = 50 \text{ m}\Omega$, $L_{vrm} = 5 \text{ nH}$ ，计算 PDN 的节点阻抗矩阵，并根据式 (12) 求得端口 P_1 、 P_2 和 P_3 的多输入阻抗。实验采用 E5061B 网络分析仪测量端口阻抗，同样地，将测量值转换成多输入阻抗。图 10 中对仿真、实验结果进行对比，可以发现，两者在趋势上基本一致，数值较为接近。然而，3 个受电端口的输入阻抗在很宽的频域范围内大于目标值。

为此，采用 PSO 确定去耦电容种类及安装端口，如表 1 所示。图 11(a)、(b) 分别为电容安装位置的示意图及焊接图。

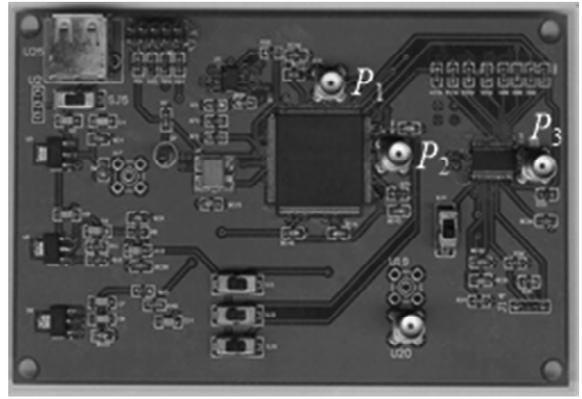


图 9 实验电路板

Fig.9 Practical board for case study

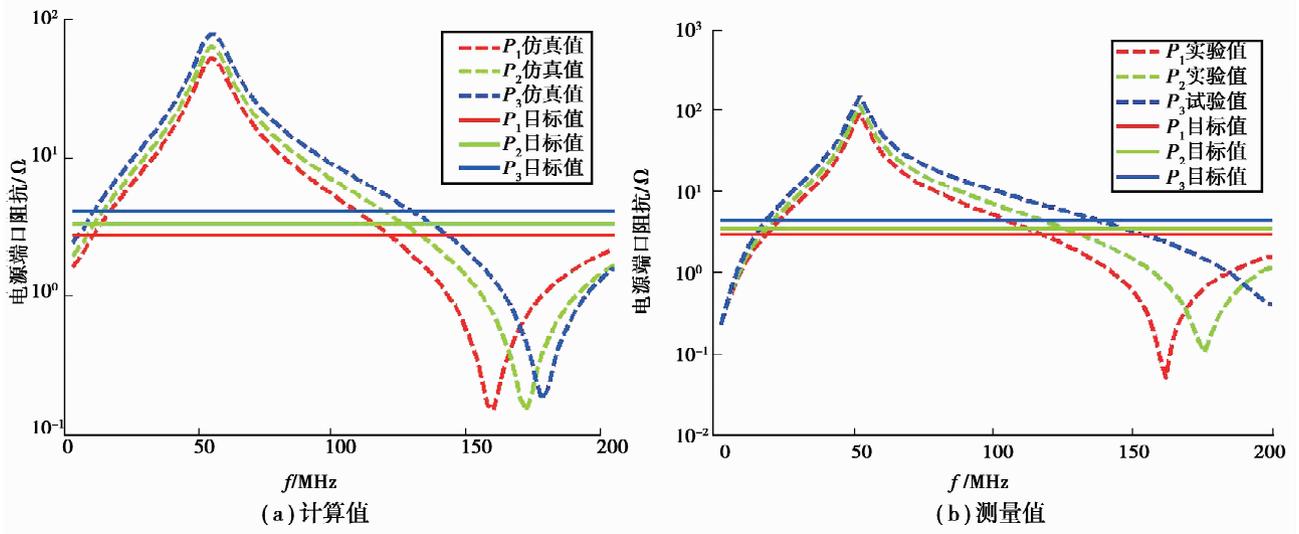
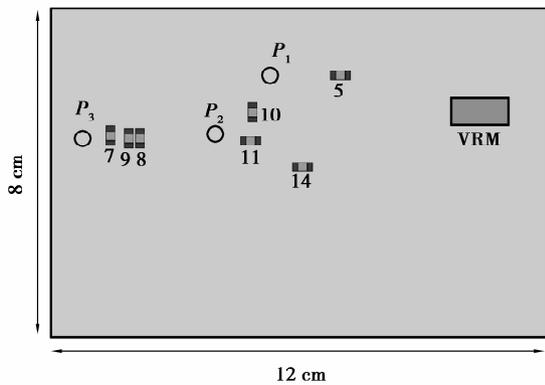
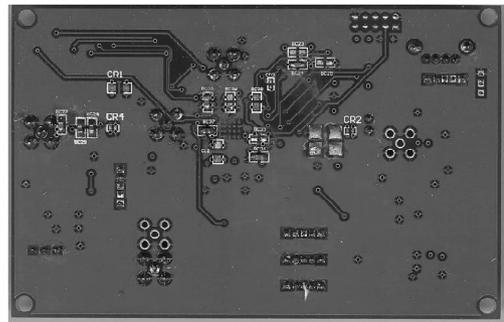


图 10 去耦前电源端口的阻抗

Fig.10 PDN impedance without decoupling capacitor



(a) 示意图



(b) 焊接图

图 11 去耦电容的安装

Fig.11 Diagram of mounting capacitor

表 1 PSO 给出的电容方案
Table 1 Values and positons of decoupling capacitors

电容序号	安装端口	电容值/pF
1	P_5	470
2	P_7	1×10^4
3	P_{10}	1×10^5
4	$P_8 P_9 P_{11} P_{14}$	1×10^6

图 12(a)为安装电容后各电源端口多输入阻抗的仿真曲线,与图 10(a)比较,去耦后超标频段的阻抗值有了很大的下降,曲线较为平坦并满足目标阻抗要求,而图 12(b)的实验曲线,其趋势与图 12(a)大致相同,谐振点有些偏移,基本满足各自的目标值,这说明该电容方案是有效的。

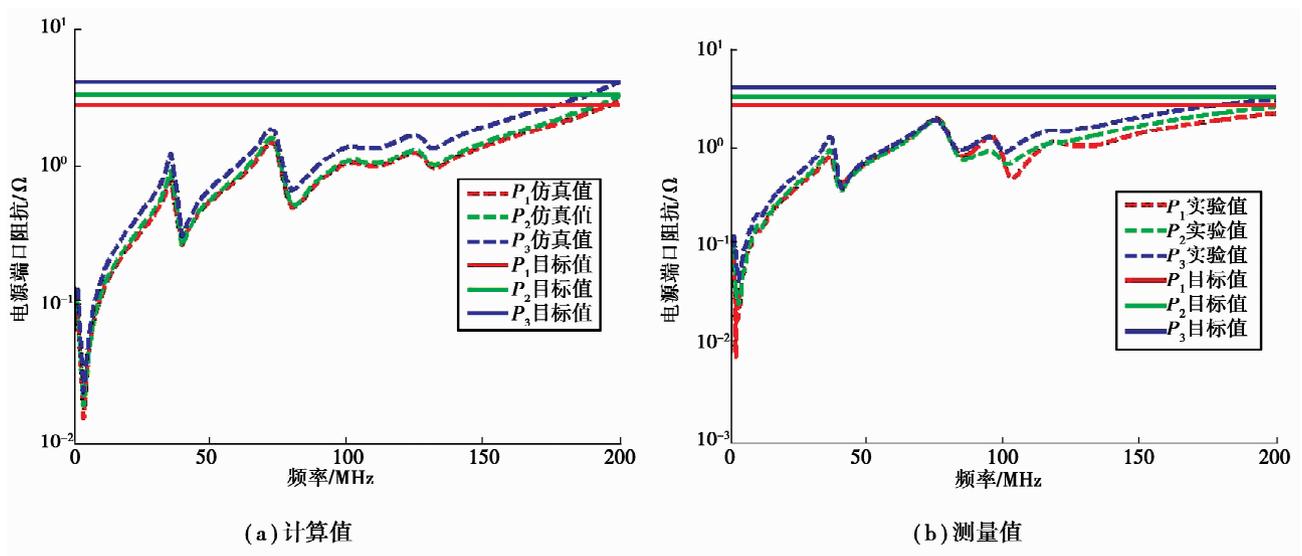


图 12 去耦后电源端口的阻抗

Fig.12 PDN impedance with decoupling capacitor

4 结 论

对于电源板的建模,通过设置其互补部分及虚拟节点,使解析表达式得以应用。当互补部分形状不规则时,应用有限差分法获得其阻抗特性。在互补部分较小时,与三维有限元法相比,互补模型在保证精度的同时大幅减少计算量,提高计算效率。

在此基础上将节点阻抗矩阵的求解过程嵌入到粒子群算法中,为 PDN 多个电源端口进行去耦电容的优化,同时,以实验板的 3 个受电电源端口为例,验证了这种方法在电源分配网络去耦设计中的有效性。

参考文献:

[1] Swaminathan M, Kim J, Novak I, et al. Power distribution networks for system-on-package: status and challenges [J]. IEEE Transactions on Advanced Packaging, 2004, 27(2): 286-300.

[2] 冯利民,钱照明. 电源去耦方式对数字电路板级 EMC 性能的影响[J]. 电工技术学报, 2007, 22(4): 14-20.
FENG Limin, QIAN Zhaoming. Influence of decoupling approach of power network on EMC performance of digital PCB [J]. Transactions of China Electrotechnical Society, 2007, 22(4): 14-20.(in Chinese)

- [3] Fizesan R, Pitica D. Power integrity design tips to minimize the effects of mounting inductance of decoupling capacitors [C]// 13th International Conference on Optimization of Electrical and Electronic Equipment (OPTIM), 2012. [S.l.]: IEEE, 2012: 36-41.
- [4] Guan S W, Kuo C W, Wang C C. A novel decoupling capacitor for power integrity of quad flat nonlead (QFN) package [C]// Microwave Conference Proceedings (APMC), 2011 Asia-Pacific, Melbourne. [S.l.]:IEEE, 2011: 1913-1916.
- [5] Ye X, Ko L, Li M, et al. DC power-bus design using FDTD modeling with dispersive media and surface mount technology components[J]. IEEE Transactions on Electromagnetic Compatibility, 2001, 43(4):579-587.
- [6] Engin A, Bharath K, Swaminathan M. Multilayered finite-difference method (M-FDM) for modeling of package and printed circuit board planes[J]. IEEE Transactions on Electromagnetic Compatibility, 2007, 49(1):441-447.
- [7] Wu, Shiue G H, Guo W D, et al, Delaunay-Voronoi modeling of power-ground planes with source port correction [J]. IEEE Transactions on Advanced Packaging, 2008, 31(2): 303-310.
- [8] Youchul J, Aabert C. Hybrid analytical modeling method for split power bus in multilayered package [J]. IEEE Transactions on Electromagnetic Compatibility, 2006, 48(1):82-94
- [9] Chuntian Liu, Junfa Mao. Analysis of power-ground plane with combination of rectangle and triangle segmentation[C]// Microwave Conference, Proceedings (APMC), 2009 Asia-Pacific, Singapore.[S.l.]:APMC, 2009:2424-2427.
- [10] Siming P, Brice A. Optimization of power delivery network design for multiple supply voltages [C] // 2013 IEEE International Symposium on Electromagnetic Compatibility (EMC).[S.l.]:IEEE, 2013: 333-337.
- [11] Pan BH, Chu X Q, Zhang S S, et al. Fast algorithm based on self-resonant frequency for decoupling capacitor selection [J]. Electronics Letters, 2013, 49(18): 1176-1178.
- [12] Shibasaka K, Kanazawa K, Yasunaga M. Decoupling-capacitor allocation problem solved by genetic algorithm[C]// Electrical Design of Advanced Packaging and Systems Symposium (EDAPS), 2013 IEEE, Nara,2012 [S.l.]:IEEE, 2013: 225-228.
- [13] Tripathi N, Mukherjee J, Apte R, et al. Selection and placement of decoupling capacitors in high speed systems[J]. IEEE Transactions on Electromagnetic Compatibility, 2013, 2(4): 72-78.
- [14] 李鑫滨, 朱庆军. 一种改进粒子群优化算法在多目标无功优化中的应用[J]. 电工技术学报, 2010, 25(7): 137-143.
LI Xinbin, ZHU Qingjun. Application of improved particle swarm optimization algorithm to multi-objective reactive power optimization[J]. Transactions of China Electrotechnical Society, 2010, 25(7): 137-143. (in Chinese)
- [15] 吕干云, 方奇品, 蔡秀珊. 一种基于粒子群优化算法的间谐波分析方法[J]. 电工技术学报, 2009, 24(12): 156-161.
LYU Ganyun, FANG Qipin, CAI Xiushan. A method for inter-harmonics analysis based on PSO[J]. Transactions of China Electrotechnical Society, 2009, 24(12): 156-161. (in Chinese)

(编辑 郑洁)