

doi:10.11835/j.issn.1000-582X.2021.11.011

# 一种低交叉调整率的多路输出正激变换器设计方法

程红丽<sup>1</sup>, 田富涛<sup>1</sup>, 李勇<sup>2</sup>,

(1.西安科技大学 通信与信息工程学院,西安 710054;2.西安恒为电气科技有限公司,西安 710100)

**摘要:**多路输出正激变换器结构简单,可靠性高,应用广泛,但是存在交叉调整率问题,为了从根本上改善多路输出正激变换器的交叉调整率问题,提出了一种目标平均电流控制策略。通过ARM-STM32(嵌入式单片机,Acorn RISC Machine - STMicroelectronics 32)采样各路输出端的实时电压和实时电流,得到实时负载,结合期望输出电压算出目标平均电流,根据目标平均电流和多路输出正激变换器的硬件参数计算出主路开关管和每一路副边整流开关管的导通时间,由程序自动控制各开关管的导通时间来实现各输出路的输出平均电流等于目标平均电流。实验结果表明,采用输出平均电流控制的多路输出正激变换器具有小于1.6%的交叉调整率,由该策略控制的多路输出正激变换器不仅可以实现低交叉调整率,而且具有较高的电压精度。

**关键词:**多路输出;正激变换器;交叉调整率;电流控制

中图分类号:TM46

文献标志码:A

文章编号:1000-582X(2021)11-089-12

## A design method of multi-output forward converter with low crossover regulation

CHENG Hongli<sup>1</sup>, TIAN Futao<sup>1</sup>, LI Yong<sup>2</sup>

(1. School of Communication and Information Engineering, Xi'an University of Science and Technology, Xi'an 710054, P. R. China; 2. Xi'an Hengway Electric Technology Co., Ltd., Xi'an 710100, P. R. China)

**Abstract:** The multi-output forward converter has many advantages, including simple structure, high reliability, and wide application, but there is a problem of cross regulation. To fundamentally improve the cross regulation rate, a target average current control strategy was proposed. Firstly, the real-time load was obtained by sampling the real-time voltage and real-time current of each output terminal with ARM-STM32(Acorn RISC Machine - STMicroelectronics 32). Then the target average current was calculated by combining the real-time load with the expected output voltage. According to the target average current and the hardware parameters of the multi-output forward converter, the conduction time of the main circuit switching transistor and each secondary side rectifier switching transistor was calculated. The program automatically controlled the conduction time of each switching transistor to achieve the goal that the average output current of each output circuit equals the target average current. The experimental results

收稿日期:2020-12-25

基金项目:国家自然科学基金资助项目(51277149)。

Supported by National Natural Science Foundation of China(51277149).

作者简介:田富涛(1993—),男,研究生,从事开关变换器研究与设计,(E-mail)tianfutao1993@163.com。

通讯作者:程红丽,女,教授,硕士生导师,(E-mail) chhl@xust.edu.cn。

show that the multiple output forward converter using output average current control has a cross regulation rate of less than 1.6%. The multiple output forward converter controlled by this strategy can not only achieve a low cross regulation rate, but also has a higher voltage accuracy.

**Keywords:** multiple output; forward converter; cross regulation; current control

电子技术的飞速发展,促使开关电源向高频化、小型化、多路输出方向发展<sup>[1-3]</sup>。由于正激变换器电路具有结构简单,可靠性高等优点<sup>[4-6]</sup>,被广泛应用于低压大电流多路输出的场合<sup>[7]</sup>,但多路输出正激变换器存在交叉调整率问题<sup>[8-9]</sup>,例如,三路输出正激变换器,一路给大功率器件供电,其余两路给数字电路供电,原边开关管的驱动脉冲占空比主要由大功率输出路决定,这会导致原边开关管占空比变化范围较大,当功率路需求功率变化时,驱动脉冲占空比也会跟随发生变化,直接影响数字电路供电不稳,从而导致芯片不能正常工作。造成多路输出正激变换器交叉调整率问题的主要原因是副边输出功率不能合理控制以及输出整流二极管的压降不恒定<sup>[10]</sup>。大多数改善多路输出开关电源交叉调整率的控制策略需要分主辅路<sup>[11-13]</sup>,主输出路采用闭环反馈控制,辅路开环或权值低的闭环,当主输出路负载发生变化时,主路需求功率发生变化,闭环反馈使得原边输入功率变化,变压器输出到辅路的功率变化,但辅路需求功率不变,使得辅路输出电压偏离期望电压,辅路交叉调整率变大,电压精度变低<sup>[14]</sup>。

目前,改善多路输出正激变换器交叉调整率的方法主要有:优化变压器<sup>[15]</sup>、加权反馈控制<sup>[16]</sup>、主辅路同步控制<sup>[17]</sup>等,这几种控制策略都能够在一定程度上改善交叉调整率;文献[15]中提到的优化变压器方法,通过减少变压器漏感来改善交叉调整率,但是改善效果有限;文献[16]利用加权反馈控制将整体的交叉调整率重新分配,使得各输出路交叉调整率得到一定的改善,但不能有效改善系统整体的交叉调整率;文献[17]提出了一种主辅路同步控制法,系统根据各路输出功率的大小判定主辅路,主路输出采用 PID<sup>[18]</sup>控制调节,而辅路输出采用电压闭环控制,由于辅路控制精度不高,导致交叉调整率不能进一步改善。而功率分配控制策略<sup>[19]</sup>能从根本上改善多路输出反激变换器的交叉调整率问题,但反激变换器与正激变换器原理不同,功率分配控制策略不能直接应用到多路输出正激变换器拓扑<sup>[20-21]</sup>。为了从根本上改善多路输出正激变换器的交叉调整率问题,文中提出了一种适用于多路输出正激变换器的目标平均电流控制策略。并用该控制策略完成了某一军品电源的设计,具体设计指标为:1)输入电压范围:48~72 V;2)输出 24 V/2 A、12 V/2 A 和 5 V/1A;3)交叉调整率小于 2%;4)输出电压精度小于 2%;5)负载调整率小于 1.5%;6)电压调整率小于 1.5%。

## 1 电路组成及控制策略

### 1.1 电路组成

目标平均电流控制的三路输出正激变换器的电路原理,如图 1 所示,在各输出路的整流二极管和绕组之间串入了开关管来控制输出电流,避免正激变换器工作在断续模式时,储能电感电流降为零,输出电压等于储能电感输入电压。

图 1 中  $V_s$  为输入直流电压,  $V_{O_i}$  ( $i=1,2,3$ ) 为输出电压,  $I_{O_i}$  ( $i=1,2,3$ ) 为输出电流,  $S_1$  为原边开关管。  $S_{w_i}$  ( $i=1,2,3$ ) 为副边开关管,  $D_{f_i}$  ( $i=1,2,3$ ) 为续流二极管,  $D_{r_i}$  ( $i=1,2,3$ ) 为整流二极管,  $V_{on_i}$  ( $i=1,2,3$ ) 为续流二极管  $D_{f_i}$  阴极节点电压,  $L_i$  ( $i=1,2,3$ ) 为三路输出的储能电感,  $C_i$  ( $i=1,2,3$ ) 为三路输出滤波电容,  $R_{L_i}$  ( $i=1,2,3$ ) 为三路输出所接输出路负载,  $W_5$  为变压器  $T_1$  的磁复位绕组。

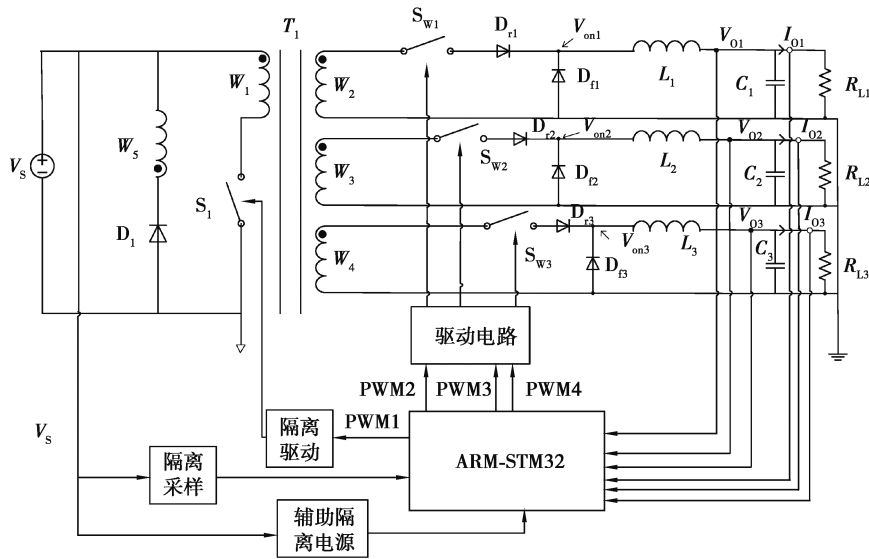


图 1 目标平均电流控制的多路输出正激变换器原理图

Fig. 1 Schematic diagram of multiple output forward converter controlled by target average current

1.2 目标平均电流控制的原理

为了便于目标平均电流控制,多路输出正激变换器工作在断续模式。当输入为直流电压  $V_s$  时,原边开关管  $S_1$  和各输出路整流管  $S_{W_i}$  同时导通,原边输入电流  $I_p$  和副边储能电感电流  $I_{L_i}$  波形如图 2 所示,假设储能电感电流  $I_{L1}$  从 0 上升到  $I_{Lm1}$  时,  $V_{O1}$  输出路储能电感平均电流  $I_{AV1}$  等于目标平均电流  $I_{E1}$ , 副边整流开关管  $S_{W1}$  截止,其导通时间为  $t_{on1}$ ,此时原边电流  $I_p$  上升到  $I_{pm1}$ ,原边主开关  $S_1$  继续导通,由于副边整流开关管  $S_{W1}$  截止,副边绕组  $W_2$  上的电流变为零,输入电流  $I_p$  从  $I_{pm1}$  迅速下降到  $I_{pd1}$ ;由于其他两路储能电感电流继续上升,输入电流  $I_p$  从  $I_{pd1}$  再次开始上升。

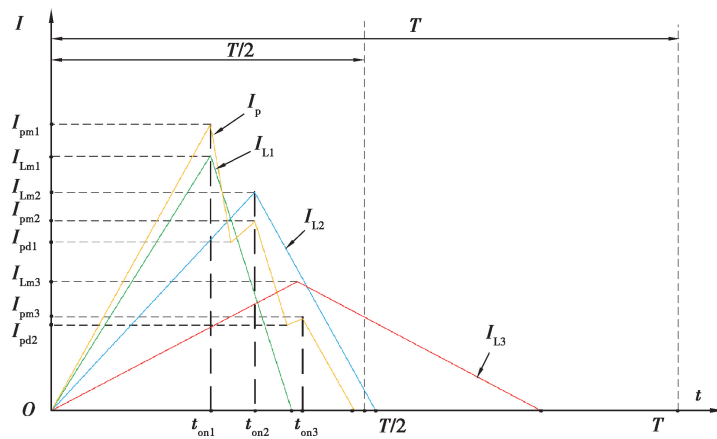


图 2 变压器原边电流  $I_p$  和副边储能电感电流  $I_{L_i}$  波形示意图

Fig. 2 Schematic diagram of the waveforms of transformer primary current  $I_p$  and secondary storage inductor current  $I_{L_i}$

同理,  $V_{O2}$  输出路储能电感电流  $I_{L2}$  上升到  $I_{Lm2}$  时,其储能电感平均电流  $I_{AV2}$  等于目标平均电流  $I_{E2}$ ,关断整流开关管  $S_{W2}$ ,其导通时间为  $t_{on2}$ ,此时原边电流  $I_p$  上升至  $I_{pm2}$ ;由于整流开关管  $S_{W2}$  截止,副边绕组  $W_3$  上的电流为 0;原边电流  $I_p$  从  $I_{pm2}$  迅速下降至  $I_{pd2}$ ,由于  $V_{O3}$  输出路储能电感电流继续  $I_{L3}$  上升,原边电流  $I_p$  从  $I_{pd2}$  开始上升。

当  $V_{O3}$  输出路储能电感电流  $I_{L3}$  上升到  $I_{Lm3}$  时,其储能电感平均电流  $I_{AV3}$  等于目标平均电流  $I_{E3}$ ,此时关

断整流开关管  $S_{W3}$ , 其导通时间为  $t_{on3}$ , 由于副边三路整流开关管都已截止, 此时应关断主开关管  $S_1$ , 原边电流  $I_p$  下降为零, 让正激变换器  $T_1$  进行磁复位。主开关导通时间  $t_s$  等于最后截止的整流开关管导通时间  $t_{on3}$ 。为使得系统能正常磁复位,  $t_s$  应小于  $T/2$ 。

### 1.3 整流开关导通时间的计算

ARM 对各路输出电压  $V_{oi}(t)$  和输出电流  $I_{oi}(t)$  进行实时采样, 计算出各路的实时负载  $R_{Li}(t)$  为

$$R_{Li}(t) = \frac{V_{oi}(t)}{I_{oi}(t)}. \quad (1)$$

由各路输出期望电压  $V_{Ei}(t)$  ( $i=1, 2, 3$ ), 结合各路实时负载  $R_{Li}(t)$ , 计算出各输出路目标平均电流  $I_{Ei}(t)$  ( $i=1, 2, 3$ ) 为

$$I_{Ei}(t) = \frac{V_{Ei}(t)}{R_{Li}(t)}. \quad (2)$$

由于多路输出正激变换器工作在断续模式, 储能电容  $C_i$  在一个周期内平均电流为 0, 所以使储能电感周期平均电流  $I_{AVi}$  ( $i=1, 2, 3$ ) 等于目标平均电流  $I_{Ei}$ , 即实现输出电压的有效控制。

储能电感峰值电流和平均电流, 如图 3 所示。通过能量面积法可以将储能电感电流  $I_{Li}$  ( $i=1, 2, 3$ ) 在储能电感充放电时间  $t_{ri}$  ( $i=1, 2, 3$ ) 内能量面积等效成储能电感平均电流  $I_{AVi}$  在周期时间  $T$  内的能量面积<sup>[22-23]</sup>, 如式(3)所示:

$$\frac{1}{2} t_r I_{Lmi} = I_{AVi} T, \quad (3)$$

式中, 储能电感充放电时间  $t_{ri}$  为储能电感电流上升时间和下降时间之和,  $I_{Lmi}$  ( $i=1, 2, 3$ ) 为储能电感的峰值电流。

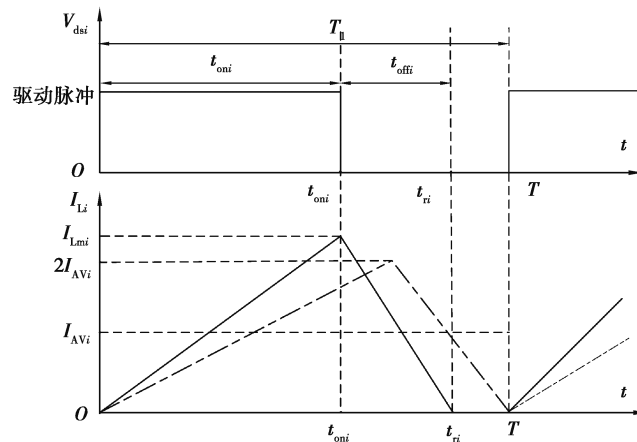


图 3 储能电感峰值电流  $I_{Lmi}$  与平均电流  $I_{AVi}$  示意图

Fig. 3 Schematic diagram of the peak current  $I_{Lmi}$  and the average current  $I_{AVi}$  of the energy storage inductor

根据伏秒平衡原理, 储能电感电流上升时间与峰值电流  $I_{Lmi}$  之间的关系为

$$\frac{V_{oni} - V_{Ei}}{L_i} t_{oni} = I_{Lmi}, \quad (4)$$

式中,  $t_{oni}$  为第  $i$  路输出整流开关管的导通时间。

当整流开关管关断时, 储能电感电流下降时间  $t_{offi}$  与峰值电流  $I_{Lmi}$  之间的关系为

$$\frac{V_{Ei}}{L_i} t_{offi} = I_{Lmi}, \quad (5)$$

式中,  $t_{offi}$  为第  $i$  路输出储能电感电流下降时间。

联立式(4)和式(5), 可得第  $i$  路储能电感充电时间与其放电时间的比例系数  $K_i$  ( $i=1, 2, 3$ ) 为

$$K_i = \frac{t_{\text{oni}}}{t_{\text{offi}}} = \frac{V_{\text{Ei}}}{V_{\text{oni}} - V_{\text{Ei}}} = \frac{V_{\text{Ei}}}{V_{\text{S}}/n_i - V_{\text{Ei}}}, \quad (6)$$

式中,  $n_i$  ( $i=1,2,3$ ) 为变压器匝比。

联立式(3)和式(6)可得:

$$\frac{K_i + 1}{K_i} \frac{t_{\text{oni}}}{2T} I_{\text{Lmi}} = I_{\text{AVi}}, \quad (7)$$

式中,  $T$  为开关管周期。

根据目标平均电流控制原理,将目标平均电流  $I_{\text{Ei}}$  代入式(7),并结合式(4)和式(6)可得:

$$\frac{(V_{\text{S}}/n_i)t_{\text{oni}}}{V_{\text{Ei}}T} \times \frac{(V_{\text{S}}/n_i) - V_{\text{Ei}}}{2L_i} \times t_{\text{oni}} = I_{\text{Ei}}, \quad (8)$$

获得第  $i$  路输出整流开关管的导通时间  $t_{\text{oni}}$  为

$$t_{\text{oni}} = \sqrt{\frac{2I_{\text{Ei}}V_{\text{Ei}}TL_i}{(V_{\text{S}}/n_i)^2 - V_{\text{S}}V_{\text{Ei}}/n_i}}. \quad (9)$$

在实际电路中需要考虑二极管的管压降和线路损耗影响,假设  $V_{\text{sr}}$  为主开关管导通时的管压降,  $V_{\text{Dri}}$  ( $i=1,2,3$ ) 为整流二极管  $D_{\text{ri}}$  和整流开关管  $S_{\text{wi}}$  的总压降,  $V_{\text{Dfi}}$  ( $i=1,2,3$ ) 为续流二极管  $D_{\text{fi}}$  和线路阻抗的总压降。可计算出第  $i$  路整流开关管导通时,续流二极管  $D_{\text{fi}}$  的阴极节点电压  $V_{\text{oni}}$  为

$$V_{\text{oni}} = (V_{\text{S}} - V_{\text{sr}})/n_i - V_{\text{Dri}}. \quad (10)$$

由续流二极管的阴极节点电压  $V_{\text{oni}}$ ,结合压降  $V_{\text{Dfi}}$  和期望输出电压  $V_{\text{Ei}}$ ,计算得到第  $i$  路整流开关管导通时,储能电感两端的压降  $V_{\text{Li}}$  为

$$V_{\text{Li}} = V_{\text{oni}} - V_{\text{Ei}} - V_{\text{Dfi}}. \quad (11)$$

对式(9)进行修正,结果为

$$t_{\text{oni}} = \sqrt{\frac{2I_{\text{Ei}}TL_i(V_{\text{Ei}} + V_{\text{Dfi}})}{V_{\text{oni}}V_{\text{Li}}}}. \quad (12)$$

## 2 电路与程序设计

为了验证上述理论分析的合理性,搭建实例样机。实例样机的输入直流电压  $V_{\text{S}}$  为 48~72 V,第 1 路输出为 24 V/2 A,第 2 路输出为 12 V/2 A,第 3 路输出为 5 V/1 A。

### 2.1 硬件设计

硬件电路组成如图 1 所示,对其中的正激变压器参数、储能电感参数、主开关管驱动电路、采样电路进行了详细设计。

#### 2.1.1 正激变压器设计

正激变压器开关频率为 50 kHz,输入功率最大为 90 W。选取合适的磁芯型号,其材质为 PC40,规格为 EE40,工作磁通密度  $\Delta B=0.2\text{T}$ ,磁芯截面积  $A_{\text{e}}=127.0\text{mm}^2$ 。

为保证最小输入电压  $V_{\text{S,min}}$  时,电路能正常工作,变压器原边绕组与副边绕组的匝比  $n_i$  为:  $n_1=1.33$ ,  $n_2=2$ ,  $n_3=4$ ,  $n_r=1$ ,其中  $n_r$  是磁复位绕组与原边绕组的匝比。

根据磁芯的参数计算出原边绕组匝数  $N_{\text{p}}$  为

$$N_{\text{p}} = \frac{V_{\text{S,min}} \times t_{\text{on,max}}}{\Delta B \times A_{\text{e}}}, \quad (13)$$

式中,  $t_{\text{on,max}}$  为正激变压器能正常磁复位情况下的开关管最大导通时间。

由式(13)求得原边绕组匝数  $N_{\text{p}}$  为 16 匝。由变压器匝比  $n_i$  与原边匝数  $N_{\text{p}}$  之间的关系,求得副边绕组和磁复位绕组匝数为:  $N_{\text{S1}}=12$  匝,  $N_{\text{S2}}=8$  匝,  $N_{\text{S3}}=4$  匝,  $N_{\text{r}}=16$  匝。

#### 2.1.2 储能电感设计

储能电感  $L_i$  ( $i=1,2,3$ ) 确保多路输出正激变换器工作在断续模式下,计算出临界电感  $L_{\text{Ci}}$  ( $i=1,2,3$ ) 为

$$L_{\text{Ci}} = \frac{(V_{\text{S,min}}/n_i - (V_{\text{f}} + V_{\text{Ei}}))t_{\text{on,max}}}{2I_{\text{Ei,max}}}, \quad (14)$$

式中,  $I_{Ei, \max}$  ( $i=1, 2, 3$ ) 为最大期望输出电流,  $V_i$  为副边整流管导通压降。

储能电感  $L_i$  应满足输入电压为  $V_{S, \min}$  时, 电路能够满载工作, 此为最恶劣情况。计算出最恶劣情况下的最大电感峰值电流  $I_{pi, \max}$  ( $i=1, 2, 3$ ), 最大峰值电流  $I_{pi, \max}$  与最大期望输出电流  $I_{Ei, \max}$  之间的关系为

$$\frac{t_{on, \max} + t_{offi}}{T} I_{pi, \max} = 2I_{Ei, \max}, \quad (15)$$

联立式(6)和式(15)可得

$$\frac{(1+k_i)t_{on, \max}}{k_i T} I_{pi, \max} = 2I_{Ei, \max}, \quad (16)$$

由式(16)可获得最大电感峰值电流  $I_{pi, \max}$  为

$$I_{pi, \max} = \frac{2I_{Ei, \max} k_i T}{(1+k_i)t_{on, \max}}. \quad (17)$$

最后, 储能电感  $L_i$  须满足在最恶劣情况下, 导通时间  $t_{oni} \leq t_{oni, \max}$  时, 储能电感电流  $I_{Li}$  能够上升到  $I_{pi, \max}$ 。满足其条件, 得到储能电感  $L_i$  为

$$L_i \leq \frac{(V_{S, \min}/n_i - V_{Ei})t_{on, \max}}{I_{pi, \max}}, \quad (18)$$

由式(18)可确定三路输出储能电感值  $L_i$  分别为  $14 \mu\text{H}$ 、 $23 \mu\text{H}$  和  $25 \mu\text{H}$ 。

### 2.1.3 主开关驱动电路和采样电路设计

主开关驱动电路采用脉冲变压器隔离驱动<sup>[24]</sup>, 如图 4 所示, ARM 产生的 PWM 波通过功率放大芯片 MCP1402 将高电平 3.3 V, 低电平 0 V 的脉冲波形, 放大到高电平 15 V, 低电平 0 V 的脉冲波形, 传送到脉冲变压器  $T_2$  进行隔离驱动主开关管。

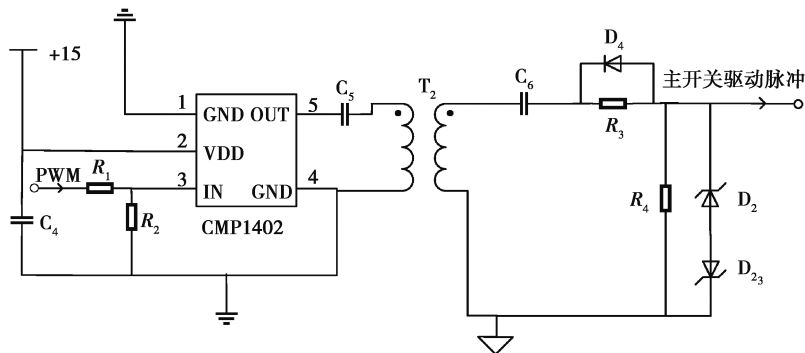


图 4 主开关驱动电路

Fig. 4 Main switch drive circuit

电压采样电路为分压电阻采样, 如图 5(a) 所示, 电压采样电路采用千分之一精密电阻分压和电压跟随器组成。电流采样电路采用 CSM003A 霍尔电流隔离采样芯片和外围电路组成, 如图 5(b) 所示。CSM003A 的采样精度为  $\pm 0.7\%$ , 精密电阻  $R_7$  的取值与霍尔电流传感器的匝数比以及 ARM 的端口安全电压有关。

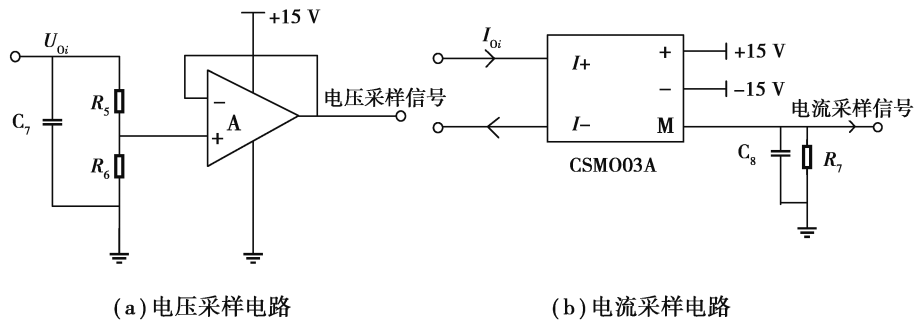


图 5 采样电路

Fig. 5 Sampling circuit



### 2.2 软件设计

STM32F103C8T6 是一款基于 ARM 内核的微控制器,其 ADC 模块分辨率为 12 位,ADC 时钟速率最大为 14 MHz,具有 16 个外部通道,支持内置多个定时器,能够同时输出多路 PWM 波。具有采样精度高、内置多个定时器、低功耗和 DMA 等特性,能够满足基于文中方法的多路输出正激变换器的设计要求(ADC 分辨率位数 $\geq 10$ ;ADC 时钟频率 $\geq 4$  MHz;ADC 通道数 $\geq 7$ ;PWM 输出路数 $\geq 4$ )。

主函数的程序流程如图 6 所示。系统初始化完成后,对输入电压  $V_S(t)$ 、输出电压  $V_{O_i}(t)$  和负载电流  $I_{O_i}(t)$  进行实时采样,通过式(1)和式(2)计算出三路实时负载  $R_{L_i}(t)$  和目标平均电流  $I_{E_i}$ ,将参数代入式(12)计算出各输出整流开关管的导通时间  $t_{on_i}$ ,其最大导通时间为  $t_{max}$ ,主开关导通时间  $t_s$  等于  $t_{max}$ ;由于正激变压器有少量漏感和线路损耗无法避免,可以适当调节开关管导通时间  $t_{on_i}$ ,使得各路输出电压  $V_{O_i}$  更加趋近期望电压  $V_{E_i}$ ,更新 PWM 波占空比  $D_i(i=1,2,3)$ ,最后输出 PWM 波控制开关管的截止,实现各路输出电流的合理控制,以及各路输出电压  $V_{O_i}$  等于期望电压  $V_{E_i}$ 。

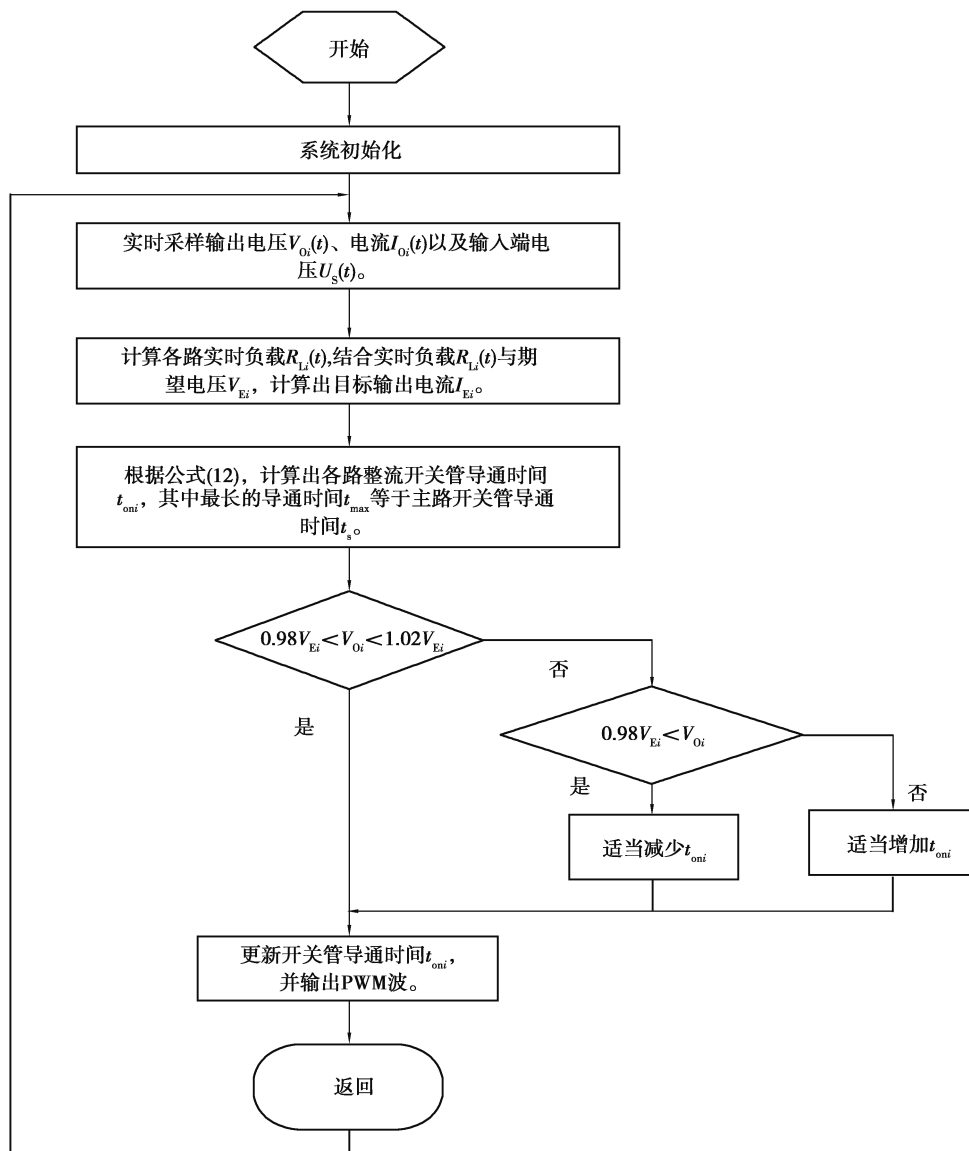


图 6 主函数的程序流程图

Fig. 6 Program flow chart

### 3 实验结果测试

实验对各路输出的交叉调整率和输入电压调整率等进行了测试。

#### 3.1 交叉调整率测试

设定输入电压  $V_S$  为 60 V 时,  $V_{O1}$  输出路带载不变, 改变  $V_{O2}$  和  $V_{O3}$  输出路的负载值。观察输出电压  $V_{O1}$  的变化情况如表 1 所示。

表 1  $V_{O1}$  随  $V_{O2}$  和  $V_{O3}$  输出路负载变化的测试结果  
Table 1 Test results of  $V_{O1}$  varying with the load of  $V_{O2}$  and  $V_{O3}$  output circuit

$R_{L1}/\Omega$	$R_{L2}/\Omega$	$R_{L3}/\Omega$	$V_{O1}/V$	$V_{O2}/V$	$V_{O3}/V$
56	36	15	23.89	12.00	5.04
56	24	10	24.06	11.96	5.03
56	18	8	24.35	11.85	5.01
56	12	6	24.16	12.03	5.06
56	6	5	24.04	12.05	4.94

由表 1 结果可以获得  $V_{O1}$  输出路的交叉调整率为 1.5%。同理, 可以获得  $V_{O2}$  受  $V_{O1}$  和  $V_{O3}$  输出路负载变化影响的测试结果, 实验数据如表 2 所示。

表 2  $V_{O2}$  随  $V_{O1}$  和  $V_{O3}$  输出路负载变化的测试结果  
Table 2 Test results of  $V_{O2}$  varying with the load of  $V_{O1}$  and  $V_{O3}$  output circuit

$R_{L1}/\Omega$	$R_{L2}/\Omega$	$R_{L3}/\Omega$	$V_{O1}/V$	$V_{O2}/V$	$V_{O3}/V$
56	36	15	23.89	12.00	5.04
50	36	10	23.83	11.84	5.03
36	36	8	24.01	11.95	5.06
24	36	6	23.96	12.01	4.95
12	36	5	24.15	11.99	4.96

由表 2 可以获得  $V_{O2}$  输出路的交叉调整率为 1.4%。同理, 获得  $V_{O3}$  受  $V_{O1}$  和  $V_{O2}$  输出路负载变化影响的测试值, 实验数据如表 3 所示。

表 3  $V_{O3}$  随  $V_{O1}$  和  $V_{O2}$  输出路负载变化的测试结果  
Table 3 Test results of  $V_{O3}$  varying with the load of  $V_{O1}$  and  $V_{O2}$  output circuit

$R_{L1}/\Omega$	$R_{L2}/\Omega$	$R_{L3}/\Omega$	$V_{O1}/V$	$V_{O2}/V$	$V_{O3}/V$
56	36	15	23.89	12.00	5.04
50	24	15	23.93	11.96	5.01
36	18	15	24.25	11.95	5.08
24	12	15	24.10	12.07	4.92
12	6	15	24.15	12.03	5.03



由表 3 可以获得  $V_{O3}$  输出路的交叉调整率为 1.6%。由表 1、表 2 和表 3 可获得各输出路的交叉调整率不超过 1.6%。将文中方法和参考文献中提到的其他控制方法作了比较,结果如表 4 所示。

表 4 几种控制策略的交叉调整率对比

Table 4 Comparison of cross adjustment rate of several control strategies

方法	输出功率 $P_o/W$	交叉调整率/%
文献[12]方法	107	$\leq 10.0$
文献[13]方法	120	$\leq 5.8$
文献[16]方法	30	$\leq 4.0$
文献[17]方法	30	$\leq 5.5$
文献[19]方法	7	$\leq 1.6$
文中方法	80	$\leq 1.6$

文中提出的目标平均电流法改善效果优于文献[12]、文献[13]、文献[16]和文献[17],与文献[19]改善效果相当,但是输出功率高于文献[19]中实例,且测试时输出功率变化值高于文献[19]。

### 3.2 输入电压调整率测试

在三路输出负载  $R_{Li}$  不变的情况下,调节输入电压  $V_s$  在 48 ~ 72 V 之间变化,得到三路输出电压  $V_{O_i}$  的变化情况,实验结果如表 5 所示。

表 5 输入电压调整率测试结果

Table 5 Test value of input voltage adjustment rate

$V_s/V$	$R_{L1}/\Omega$	$R_{L2}/\Omega$	$R_{L3}/\Omega$	$V_{O1}/V$	$V_{O2}/V$	$V_{O3}/V$
48	24	12	10	24.02	12.13	5.02
54	24	12	10	23.96	12.10	5.07
60	24	12	10	24.20	12.00	5.05
66	24	12	10	23.98	11.94	5.06
72	24	12	10	23.85	11.80	4.94

由表 5 中数据可以得出  $V_{O1}$ 、 $V_{O2}$  和  $V_{O3}$  的输入电压调整率分别为 0.9%、1.1% 和 1.4%。

综合以上测试数据可以得出, $V_{O1}$  的输出电压精度为 1.5%, $V_{O2}$  的负载调整率为 1.3%; $V_{O2}$  的输出电压精度为 1.4%, $V_{O3}$  的负载调整率为 1.2%; $V_{O3}$  的输出电压精度为 1.6%, $V_{O1}$  的负载调整率为 1.1%。

### 3.3 实验波形测试

在输入电压  $V_s$  等于 48 V 的情况下,三路输出  $V_{O1}$ 、 $V_{O2}$  和  $V_{O3}$  的负载分别为 56  $\Omega$ 、24  $\Omega$  和 10  $\Omega$  时,分别对主开关  $S_1$  驱动波形、三路整流开关管  $S_{wi}$  驱动波形、储能电感电流  $I_{L2}$  波形和变压器原边电流  $I_p$  波形及输出电压  $V_{O2}$  波形进行测试。

#### 3.3.1 开关驱动波形测试

通过式(12),计算得到开关管导通时间  $t_{on1}$  为 4.4  $\mu s$ , $t_{on2}$  为 5.6  $\mu s$ , $t_{on3}$  为 8.2  $\mu s$ ,主路开关管导通时间  $t_s$  为 8.2  $\mu s$ 。测得主开关管驱动波形和三路整流开关管驱动波形如图 7 所示。由图 7 可知,整流开关管  $S_{wi}$  的驱动波形分别为 A、B、C,主开关管  $S_1$  的驱动波形为 D,可以测得整流开关管的导通时间  $t_{oni}$  分别为 4.4  $\mu s$ 、5.5  $\mu s$  和 8.2  $\mu s$ ,主开关管导通时间  $t_s$  为 8.3  $\mu s$ ,与理论计算值基本一致。

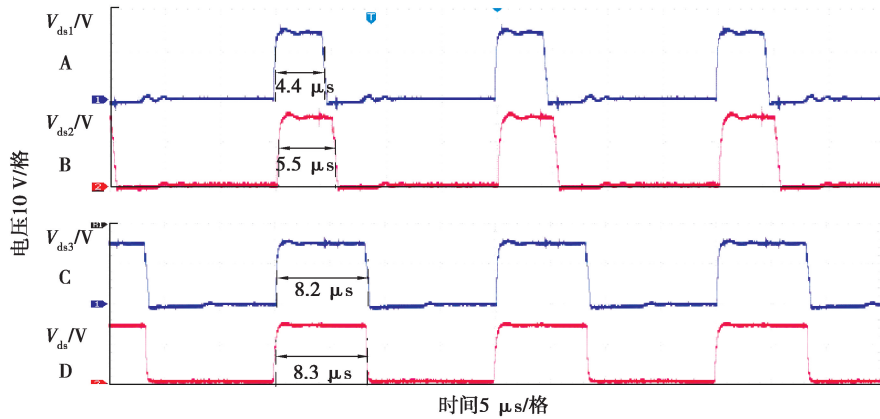


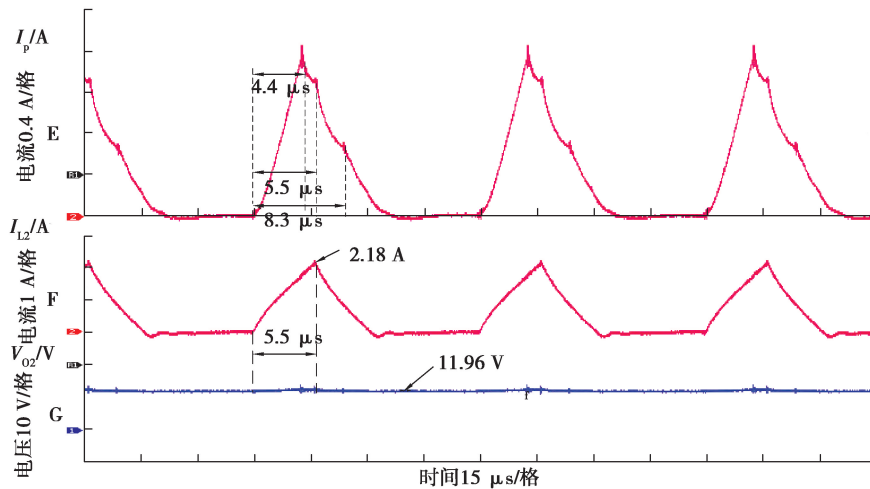
图 7 四路开关的驱动实验波形

Fig. 7 Switch drive waveform

### 3.3.2 电感电流和输出电压波形测试

以  $V_{O2}$  输出路为例,期望输出电压  $V_{E2}$  为 12 V,实验时接入实时负载  $24 \Omega$ ,目标平均电流  $I_{E2}$  为 0.5 A。由式(12)计算出  $t_{on2}$  的理论值为  $5.6 \mu\text{s}$ ,将  $t_{on2}$  的理论值代入公式(4)获得储能电感峰值电流  $I_{Lm2}$  的理论值约为 2.2 A。

实验测得原边输入电流  $I_p$ 、储能电感电流  $I_{L2}$  和输出电压  $V_{O2}$  的波形分别如图 8 中 E、F、G 所示,与理论分析波形基本一致。整流开关管导通时间  $t_{on2}$  为  $5.5 \mu\text{s}$ ,储能电感电流  $I_{L2}$  的峰值为 2.18 A,都与理论计算值基本相符。同时,由图可测得输出电压  $V_{O2}$  为 11.96 V,与期望输出电压  $V_{E2}$  也基本一致,可获得较高的电压精度。

图 8  $I_p$ 、 $I_{L2}$  和  $V_{O2}$  的实验波形Fig. 8 Waveforms of  $I_p$ ,  $I_{L2}$  and  $V_{O2}$ 

## 4 结束语

文中提出了一种低交叉调整率的多路输出正激变换器设计方法。由 ARM 根据硬件参数、实时输入电压、各路期望输出电压以及实时负载获得主开关和各路整流开关的合理导通时间并加以控制,实现各路输出电压等于输出期望电压,有效解决了交叉调整率问题。为使电路能在最恶劣情况下正常工作,详细分析了储能电感和正激变压器的设计方法,在有效改善交叉调整率的基础上,实现了较高的电压精度。

## 参考文献:

- [ 1 ] 张纯亚, 何林, 章治国. 开关电源技术发展综述[J]. 微电子学, 2016, 46(2): 255-260,272.  
Zhang C Y, He L, Zhang Z G. An overview of switching power supply technology development[J]. Microelectronics, 2016, 46(2): 255-260,272.(in Chinese)
- [ 2 ] 彭银乔, 刘树林, 吴浩, 等. 正-反激组合变换器变压器的优化设计[J/OL]. 电工技术学报: 1-6[2020-09-19]. https://doi.org/10.19595/j.cnki.1000-6753.tces.191580.  
Peng Y Q, Liu S L, Wu H, et al. Optimal design of forwardflyback combined converter transformer[J/OL]. Transactions of the Chinese Society of Electrical Engineering: 1-6[2020-09-19]. https://doi.org/10.19595/j.cnki.1000-6753.tces.191580.(in Chinese)
- [ 3 ] Savanur S R, Patil S, Singh B, et al. Hardware implementation of forward converter with active clamp reset technique [C]// 2020 International Conference on Smart Technologies in Computing, Electrical and Electronics (ICSTCEE). October 9-10, 2020, Bengaluru, India. IEEE, 2020: 293-297.
- [ 4 ] 张海亮, 刘树林, 王航杰, 等. 一种新型二次侧自复位正激变换器研究[J/OL]. 电工技术学报: 1-7[2020-09-21]. https://doi.org/10.19595/j.cnki.1000-6753.tces.191581.  
Zhang H L, Liu S L, Wang H J, et al. Research on a new type of secondary side self-resetting forward converter [J/OL]. Transactions of the Chinese Society of Electrical Engineering: 1-7[2020-09-21]. https://doi.org/10.19595/j.cnki.1000-6753.tces.191581.(in Chinese)
- [ 5 ] L N, Cv B, Singh B K, et al. Design and implementation of triple output forward DC-DC converter with coupled inductor as post-regulator for space application[C]// 2020 International Conference on Smart Technologies in Computing, Electrical and Electronics (ICSTCEE). October 9-10, 2020, Bengaluru, India. IEEE, 2020: 175-179.
- [ 6 ] Sudeep E, Rachappa, Singh B K, et al. Design and implementation of current mode controlled 150W miniature forward converter for defence application[C]// 2016 IEEE International Conference on Power Electronics, Drives and Energy Systems (PEDES). December 14-17, 2016, Trivandrum, India. IEEE, 2016: 1-6.
- [ 7 ] 孙闯闯, 嵇保健, 洪峰. 一种同步整流有源箝位正激变换器的研究[J]. 电子器件, 2020, 43(1): 88-93.  
Sun C C, Ji B J, Hong F. Research on a active-clamp forward converter with synchronous rectification[J]. Chinese Journal of Electron Devices, 2020, 43(1): 88-93.(in Chinese)
- [ 8 ] 赵瑞杰, 陶学军, 田素立, 等. 多路精密稳压电源的研究[J]. 电力电子技术, 2012, 46(8): 86-88.  
Zhao R J, Tao X J, Tian S L, et al. Research on multi-output precision regulated switching power supply[J]. Power Electronics, 2012, 46(8): 86-88.(in Chinese)
- [ 9 ] Turhan M, Castellanos J C, Hendrix M A M, et al. Multiple-output DC-DC converters with a reduced number of active and passive components[J]. Journal of Low Power Electronics and Applications, 2019, 9(3): 28.
- [10] Guo X F, Luan F J, Liu J, et al. Analysis and improvement of cross-regulation effect in the primary side-regulated multi-output flyback converter[J]. International Journal of Circuit Theory and Applications, 2017, 45(9): 1299-1312.
- [11] 毛行奎, 黄从愿, 邹健祥, 等. 反激式变换器的后级稳压磁放大器双向复位[J]. 电工技术学报, 2009, 24(8): 101-105.  
Mao X K, Huang C Y, Zou J X, et al. Bi-directional resetting scheme for the magamp post-regulator in flyback converter[J]. Transactions of China Electrotechnical Society, 2009, 24(8): 101-105.(in Chinese)
- [12] 徐杰. 多输出反激式开关电源交叉调整率的研究与改善[D]. 武汉: 华中科技大学, 2019.  
Xu J. Research and improvement of cross-regulation rate of multi-output flyback switching power supply[D]. Wuhan: Huazhong University of Science and Technology, 2019. (in Chinese)
- [13] 熊浩然. 一种基于光耦隔离的多路输出模块电源的研发[D]. 扬州: 扬州大学, 2018.  
Xiong H R. Research and development of a multioutput module power supply based on optocoupler isolation [D]. Yangzhou: Yangzhou University, 2018. (in Chinese)
- [14] Qiao Y P, Zheng F, Zhang Y, et al. Improving the cross regulation of multi-output SRC by adding the magnetic fence and capacitance compensation[C]// 2015 IEEE Applied Power Electronics Conference and Exposition (APEC). March 15-19, 2015, Charlotte, NC, USA: IEEE, 2015: 3260-3264.

- [15] 王泽景, 徐怡, 龚春英. 固定导通时间控制的多路输出 DC/DC 电源的研制[J]. 电工电能新技术, 2016, 35(3): 17-21,40.  
Wang Z J, Xu Y, Gong C Y. Development of multi-channel output DC/DC power source on fixed on-time mode[J]. Advanced Technology of Electrical Engineering and Energy, 2016, 35(3): 17-21,40.(in Chinese)
- [16] 杨刚, 杜建华, 彭政, 等. 星载多路输出正激变换器的新型优化方法[J]. 电力电子技术, 2014, 48(10): 1-5.  
Yang G, Du J H, Peng Z, et al. A new optimization method of multiple output forward converter in space satellite application[J]. Power Electronics, 2014, 48(10): 1-5.(in Chinese)
- [17] 程红丽, 夏军, 刘元琦. 基于自动识别主辅路同步控制的正激变换器[J]. 电子器件, 2018, 41(3): 616-620.  
Cheng H L, Xia J, Liu Y Q. Forward converter based on automatic identification of main and side output with synchronous control[J]. Chinese Journal of Electron Devices, 2018, 41(3): 616-620.(in Chinese)
- [18] 刘锡锋, 居水荣, 石径, 等. 一款高精度低功耗电压基准的设计与实现[J]. 半导体技术, 2017, 42(11): 820-826,875.  
Liu X F, Ju S R, Shi J, et al. Design and implementation of a voltage reference with high precision and low power consumption[J]. Semiconductor Technology, 2017, 42(11): 820-826,875.(in Chinese)
- [19] 程红丽, 吴军营, 郭媛媛. 基于功率分配控制的多路输出反激变换器[J]. 电子器件, 2017, 40(2): 471-475.  
Cheng H L, Wu J Y, Guo Y Y. Multi-output flyback converter based on the way of power distribution control[J]. Chinese Journal of Electron Devices, 2017, 40(2): 471-475.(in Chinese)
- [20] Delavaripour H, Mirzaeian Dehkordi B, Adib E, et al. Dynamic model development and control for multiple-output flyback converters in DCM and CCM[J]. International Journal of Circuit Theory and Applications, 2018, 46(6): 1228-1248.
- [21] Khorasani R R, Adib E, Farzanehfard H. ZVT resonant core reset forward converter with a simple auxiliary circuit [J]. IEEE Transactions on Industrial Electronics, 2018, 65(1): 242-250.
- [22] Wang C, Xu S, Kou X P, et al. A simple average current control with time-length equality for primary-side regulation flyback converter with constant output current control[J]. International Journal of Circuit Theory and Applications, 2018, 46(12): 2477-2494.
- [23] Draghici D, Lascu D. Predictive trailing-edge modulation average current control in DC-DC converters[J]. Advances in Electrical and Computer Engineering, 2013, 13(4): 111-116.
- [24] 范霁康, 齐铂金, 李晓鹏, 等. 载波调制型 MOSFET 驱动电路的设计与实现[J]. 高电压技术, 2019, 45(10): 3164-3172.  
Fan J K, Qi B J, Li X P, et al. Design and implementation of a carrier modulation MOSFET driver circuit[J]. High Voltage Engineering, 2019, 45(10): 3164-3172.(in Chinese)

(编辑 陈移峰)