

文章编号:1000-582X(2003)12-0022-03

DMA 技术在实时图像处理中的应用*

代少升,袁祥辉

(重庆大学 光电技术及系统教育部重点实验室,重庆 400044)

摘要:直接内存存取(DMA)是数字信号处理器(DSP)中用于快速数据交换的重要技术,它具有独立于CPU的后台批量数据传输能力,能够满足实时图像处理中高速数据传输要求。以TI公司的TMS320C6201 DSP芯片为例,介绍了DMA控制器的特点。结合实例,给出DMA在图像数据实时传输中的一种具体控制和实现方法。实验结果表明,通过灵活地控制DMA,不仅能够提高图像数据的传输效率,而且能够充分地发挥DSP的高速性能。

关键词:DMA;实时图像处理;DSP

中图分类号:TP274

文献标识码:A

数字图像处理技术无论在科学研究、工业生产或管理部门中都得到越来越多的应用。而目标跟踪、机器人导航、自动驾驶、交通监视等应用也极大的促进了实时图像处理技术的发展。实时的应用要求决定了实时图像处理系统必须具有强大的运算功能。TMS320C6x系列DSP是TI公司TMS320家族中最新推出的产品之一,由于应用一种高性能VILW(Very Long Instruction Word)的VelociTITM体系结构,使得TMS320C6X能够达到1 600 MIPS的运行速度^[1-2],因此可以更好的应用在实时图像处理系统中。比如TMS320C6201,它的DMA对DSP图像处理系统是非常重要的,它可以在没有CPU参与的情况下完成映射存储空间中数据搬移。灵活的使用DMA可以大大提高数据传输效率。以TMS320C6201为例,结合已调试成功的红外图像非均匀性实时校正系统,给出DMA的一种具体控制和实现方法。

4) DMA的读、写和帧操作均可由指定事件触发。当一帧或一块数据传输完毕,或出现错误时,每一通道都可以向CPU发出中断。

DMA的特点决定了其适合图像处理的功能。由于图像处理的原始数据量很大,同时图像处理中也会产生同等量的中间数据,对于片内存储资源有限的高速DSP芯片来说,一般需要借用外部存储空间。为了提高系统的实时处理能力,可以将数据在不同存储空间转移的任务交给DMA来完成,而CPU只专注于数据的计算。同时DMA对数据重排功能可以优化图像数据在内存中的存储,这不仅可以提高内部存储空间的利用效率而且也可以提高数据的传输速率。虽然对图像数据进行的传输也可由软件实现,但将消耗掉大量的CPU时钟周期,使DSP的高速性能难以发挥。而由DMA来进行同样工作几乎不占用CPU的时钟周期。

1 DMA的特点及其使用的优越性

DMA控制器的主要特点^[3-4]包括:

- 1) 后台传输、高吞吐率。DMA可以独立于CPU工作和以CPU时钟速度进行数据吞吐。
- 2) 单通道分割操作。利用单个通道就可以与一个外设同时进行数据的读出和写入。
- 3) 多帧传输。传输的每个数据块可以有多个数据帧。

2 DMA工作过程简介

TMS320C6201的DMA控制器具有四个相互独立编程的传输通道,允许进行四个不同内容的DMA传输。另外,还有一个辅助通道用来满足主机口接口的要求。利用DMA进行数据传输前通常进行以下几组寄存器的设置

主控制寄存器——配置通道传输。

副控制寄存器——控制对CPU的中断使能和监

* 收稿日期:2003-07-20

基金项目:国家自然科学基金资助项目(60077025)

作者简介:代少升(1974-),男,河南潢川人,重庆大学博士,主要从事基于DSP的图像处理技术研究。

视通道的活动。

源地址寄存器——配置要传输元素的存储器的起始地址。

目的地址寄存器——配置写入元素的存储器的起始地址。

传输计数寄存器——跟踪计数传输元素。

全局计数重载寄存器——重载传输计数寄存器。

全局索引寄存器——控制传输期间的地址更新。

全局地址寄存器——重载地址。

在 TMS320C6X 系列 DMA 中,把传输规定数量的数据单元(ELEMENT)称为一帧(FRAME)。传输计数寄存器的低 16 位和高 16 位分别控制要传输单元的个数(ELEMENT COUNT)和帧数(FRAME COUNT)。当完成 1 次 DMA 读操作时,ELEMENT COUNT 自动减 1,最后一个数据单元传输完毕后,ELEMENT 会被全局计数重载寄存器内的低 16 位值重载。当一帧内的最后一个读操作完成后,FRAME COUNT 自动减 1,最后一帧传送完毕后,整个计数器会被全局计数寄存器重载。

DMA 控制器负责对每个通道的读写传输进行地址计算。在计算传输地址时,有基本调整和使用全局索引寄存器调整。基本调整为通过设置主控制寄存器的 SRC DIR 和 DST DIR 来规定传输地址按数据字长大小递增、递减、保持不变或使用全局索引值。使用全局索引寄存器与基本调整不同,这种模式下可以根据传输的数据元素是否为当前帧的最后一个来进行不同地址调整。

用户可以利用同步触发和多种地址产生方式来灵活控制 DMA 的数据传输过程。同步触发使我们可以利用某些事件来触发 DMA 的传输过程。DMA 每个通道都有三种同步方式:读同步、写同步和帧同步。同步事件的选择由 DMA 通道主控制寄存器来控制。利用多种地址产生方式,DMA 控制器可以支持多种结构数据的传输。

3 DMA 技术在实时图像处理系统中的应用

一个完整的实时图像处理系统不仅能对图像进行实时采集,还能对图像进行实时处理。图像处理系统的最大特点就是运算的数据量大。在实时图像处理中由于大量数据需要频繁的出入中央处理单元(CPU),数据的频繁出入成为影响实时图像处理中最大的瓶颈。利用 DMA 后台传输数据的能力,在不影响或基本不影响 CPU 处理速度的情况下,作并行数据传输^[5]。DMA 在图像处理中的典型应用有:块传输和数据重排序。DMA 块传输功能在图像处理中是最常用也是最简单的一种工作方式。数据重排序是 DMA 控制中比较灵活而又难于控制的一种工作方式。下面结

合实例对数据重排序给出 DMA 一种控制和实现方法。

3.1 图像处理系统的组成及 DMA 的任务

该图像处理系统主要由图像传感器、A/D 转换器、复杂可编程逻辑器件、TMS320C6201 DSP 芯片、图像显示设备等构成。本系统的主要功能是要完成图像的非均匀性实时校正和显示任务。按照人眼的视觉要求,成像系统每秒钟至少要采集和处理 25 帧图像数据,才能避免图像实时显示时的视觉闪烁感。对于 128×128 的面阵图像,A/D 为 12 bit,每帧采集数据为 $128 \times 128 \times 12 \text{ bit} = 24 \text{ K 字节}$,按实时性的要求,则进行处理和显示数据的速度为 $128 \times 128 \times 12 \text{ bit} \times 25 \text{ 帧/s} = 0.614 \text{ Mbyte/s}$,这样图像才不失连续性。为了保证图像处理和显示的实时性,我们用外部缓存区存放 A/D 采集数据,当采集到一定的数据量后,由复杂可编程逻辑器件控制触发 DMA 读取数据,并将数据从 DSP 的外部缓存区搬运到内部缓存区,以供 CPU 进行计算。由于 DSP 内部采用双缓存机制,DSP 处理 DMA 传输的上一帧数据的同时,不影响 DMA 进行当前帧数据的传输,这样整个系统中 A/D 数据的采集、DMA 数据的传输及 CPU 数据的计算达到高度的并行性^[6]。图 1 为系统组成示意图。其中:DURAM 为外部双口 RAM,用于外部数据缓存区。IDRAM 为内部数据存储器,用于内部数据的双缓存区,供 CPU 取数。FPGA 为可编程逻辑单元,用于控制 A/D 采集及触发 DMA 传输。

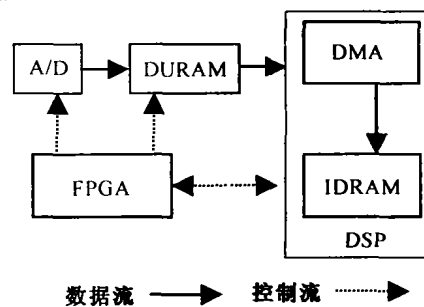


图 1 图像处理系统组成示意图

3.2 具体实现方法

3.2.1 图像数据传输要求

要求将一幅 128×128 的图像数据从 DSP 的外部存储空间搬到内部存储空间。一幅图像需要 DMA 搬运 4 帧,每帧图像数据为 4 K,每个数据字长为 8 位。为了提高数据的传输速率和内部存储空间利用率,将数据按 32 位字长进行组合。为了方便 CPU 快速读取数据及计算数据,将 DMA 搬到内部存储区的数据按像元序号随地址递增排列。根据要求我们通过控制 DMA 通道 0 来完成数据搬运任务。图 2 为 DMA 重排序图。



图2 DMA重排序图

3.2.2 DMA通道0有关寄存器的配置及说明

寄存器控制域的含义可查看相关手册。

主控寄存器的配置为:0x0601C270。

ESIZE = 10 b,传输元素的字长为8 bit。SRC DIR = 11b,源地址按INDEX指定的全局索引寄存器进行调整。DST DIR = 01b,目的地址按元素大小进行调整。RSYNC = 00111b,设置读同步事件。FS = 1,RSYNC事件用作帧同步。TICNT = 1,传输控制器中断使能。以下寄存器配置较简单,说明从略。

副控制寄存器配置为:0x80。

源地址寄存器:0x01400000。

目的地址寄存器:0x80000000。

传输计数寄存器:0x00041000。

全局计数重载寄存器:0x00041000。

全局索引寄存器:0xC0040004。

3.2.3 DMA通道配置中注意事项

1)重载是针对自动初始化和多帧连续传输而言的,对于手工启动的单帧传输,不存在重载。

2)重载是对块或帧传输过程中改变的值进行重载。

3)DMA通道能够以单周期吞吐率进行数据传输,如对独立资源进行读和写传输,要求两个独立资源均需单周期读写。

4)RSYNC和WSYNC事件一般为上升沿触发。

5)为保证DMA传输数据的完整性,要对DMA的优先级进行设置。

4 结 论

对CMOS图像传感器输出的标准PAL制电视信号进行实时采集、传输和显示实验。实时显示的速度为25帧/s。图像的视觉效果比较理想。因此,合理使用DMA对提高数据传输效率具有实际的意义。图3为本系统实时采集到的人手图像。

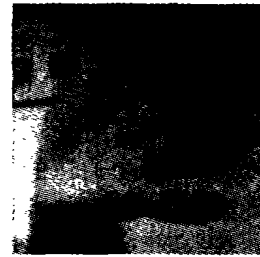


图3 手的实时图像

参 考 文 献:

- [1] TMS320C6201/C6701 Peripherals User's Guide[Z]. Texas Instruments Incorporated,1999,3.
- [2] TMS320C62xx CPU and Instruction Set Reference Guide [Z]. Texas Instruments Incorporated,1999,3.
- [3] 任丽香. TMS320C6000系列DSPS的原理与应用[M]. 北京:电子工业出版社,2000.
- [4] 赵训威. TMS320C6200系列DSPS芯片应用与开发[M]. 北京:人民邮电出版社,2002.
- [5] 禹卫东,吴淑梅. ADSP2106x中DMA的应用[J]. 电子技术应用,2000,(6):69-73.
- [6] 张永军. 用于高速数据采集的DMA技术[J]. 石油仪器,1998,12(4):25-26.

Application of DMA in Realtime Image Processing

DAI Shao-sheng, YUAN Xiang-hui

(Key Laboratory of Optoelectric Technique and System under the State Ministry of Education, Chongqing University, Chongqing 400044, China)

Abstract: Direct memory access(DMA) is an important technology used for fast speed data transfer in data signal processor(DSP). DMA is able to move data block independent of CPU, and this capability meets real time image processing. TMS320C6201 DSP is taken as an example, and DMA controller characteristic is introduced. According to DMA application in realtime image processing, the specific control ways and realization steps are given out. The research result shows that the flexible control DMA can not only raise image data transfer efficiency but also improve DSP speed.

Key words: DMA; real time image processing; DSP

(编辑 张小强)