

文章编号:1000-582X(2006)10-0069-05

S5933 专用芯片应用于数据采集系统研究与设计*

张平,刘寄,伍卫华

(重庆大学 ICT 研究中心,重庆 400044)

摘要:阐述了基于 S5933 PASS-THRU 通道数据传输的机理,提出了利用 S5933 开发 PCI 总线数据采集系统解决方案,避开了 PCI 总线控制器设计的难题,节约了成本和开发时间.同时采用通用大规模集成器件(CPLD),设计实现了 32 路数字采集通道,提高了数据传送速率,节约了 CPU 资源和 PCI 总线资源.

关键词:S5933 PASS-THRU; PCI 总线; 接口; 数据采集

中图分类号:TP336

文献标识码:A

随着外设速度的不断提高、数据采集量的大量增加、要求传输速度也越来越快,传统的基于 ISA 总线的数据采集系统已经不能满足需要. PCI 总线以其突出的优点,已成为目前 PC 总线主流. 基于 PCI 总线的复杂性以及开发成本和周期考虑,本设计利用总线控制器专用芯片 S5933 和基于 ISA 总线的部分外围设计构建出多通道数据采集系统的解决方案.

1 PCI 总线接口

PCI 总线的信号线包括 32 根地址/数据复用线,仲裁接口控制线,总线命令/字节允许复用线和系统复位线等,PCI 总线在进行数据传输时,AD[31..0]上先出现地址,与此同时总线命令出现在 C/BE[3..0]#上,设备根据这些命令判断进行相应的操作. PCI 总线其它操作还有设备选择、配置周期和中断应答等.这就需要接口电路符合 PCI 总线协议. 由于 PCI 总线协议比较复杂,采用通用芯片设计起来,难度大、周期长、成本高,目前多数数据采集系统的开发基于专用芯片来设计 PCI 接口电路,如 AMCC 公司的 S593X 系列等.

2 S5933 介绍

S5933 是一种功能很强、使用灵活的 PCI 总线控制器专用芯片,它完全符合 PCI 局部总线规范 2.11. 既可以做 PCI 总线的从设备,又可以做 PCI 总线的主设备进行数据传输. S5933 有 3 个接口:PCI 总线接口、ADD-ON 总线接口和 NVRAM 接口. 其中,PCI 总线接

口完全符合 PCI 总线规范,它的引脚与 PCI 总线信号一一对应. 用户只需根据设计需要加以取舍,用户真正要做的是设计与 S5933 相连的 ADD-ON 总线接口电路和配置空间.

S5933 与外加总线接口之间的数据交换可以通过 FIFO 通道、PASS-THRU 通道和 MAILBOX 通道实现. S5933 信号引脚图如图 1 所示:

2.1 S5933 工作原理

2.1.1 配置空间

S5933 从 NVRAM 中读取预定的信息对配置空间进行配置以实现参数的自动配置,确定 S5933 以何种方式进行数据传输.

2.1.2 操作寄存器的访问

S5933 内部有两组操作寄存器:PCI 操作寄存器和 ADD-ON 操作寄存器.

PCI 总线操作寄存器的起始地址由配置空间的 BADRO 的内容决定. 主机通过 PCI 总线上的 L/O 操作来访问它. ADD-ON 总线操作寄存器由本地逻辑通过 BE[3..0]#、ADR[6..2]、DQ[31..0]、SELECT#、WR# 和 RD#来进行访问.

2.1.3 数据传输通道

S5933 的三个通道都可以传送数据,一般来说,邮箱通道主要传送参数和命令;FIFO 通道可以进行 DMA 传输,大幅度提高传送速率;用 PASS-THRU 传送数据,与 ISA 总线方式相似,可以很好地实现从基于 ISA 总线接口设计到 PCI 总线接口的移植,同时提高

* 收稿日期:2006-05-10

作者简介:张平(1957-),女,重庆人,重庆大学高级工程师,主要从事计算机应用及工业 CT 应用.

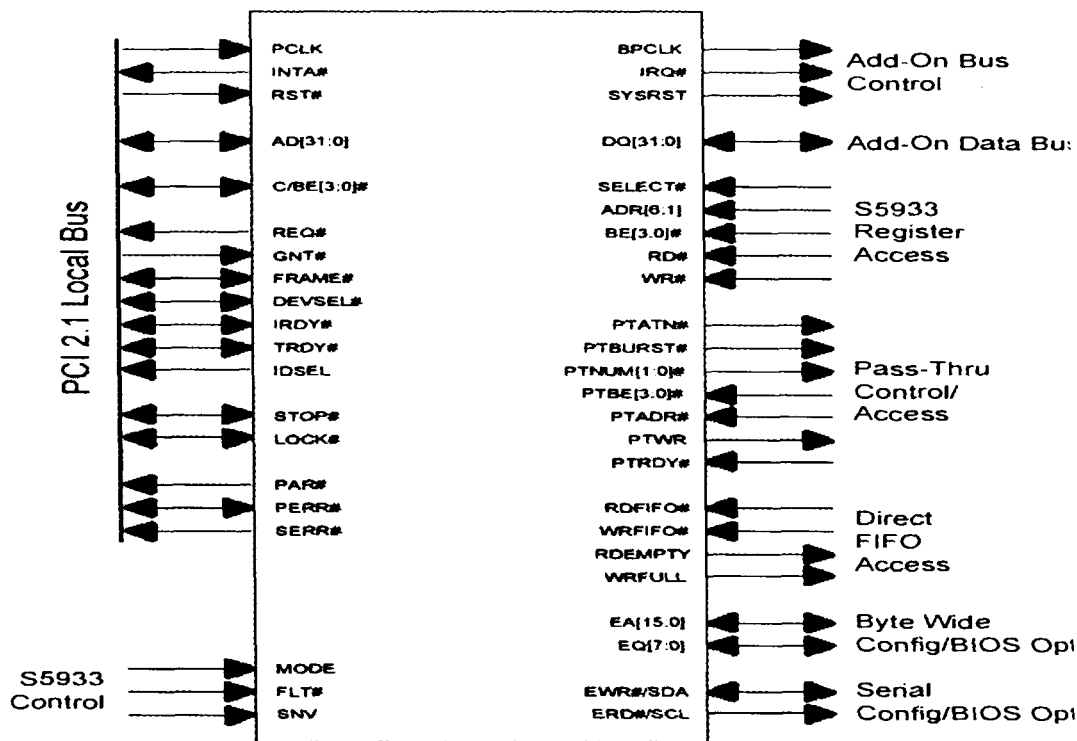


图1 S5933 信号引脚

传输速率。

2.2 PASS-THRU 配置

配置空间中有数个基地址寄存器,提供了一种为设备指定存储空间或 I/O 空间的机制。PCI 设备在启动前,在基地址寄存器内填入所需要资源的类型和大小,操作系统在初始化的时候就要读取所有 PCI 设备的资源要求信息,根据这些信息,统一分配每一个 PCI 设备的存储空间和 I/O 空间。然后将所分配的存储空间和 I/O 地址空间的基地址回写到 PCI 设备的基地址寄存器中,用户可以通过 PCI BIOS 的 INT 1Ab 中断调用来获取基地址寄存器中的地址信息。

S5933 提供了 4 个用户可配置的 PASS-THRU 区,每一个区对应一个 PCI 配置基地址寄存器(BADR1 - 4),一个区表示一块地址空间(区的大小由用户定义),每一块区可以映射到存储器或 I/O 空间,每一个区还可以为 ADD-ON 总线接口设置总线宽度,可以选择 8、16、32 位 ADD-ON 接口。

当 S5933 是目标设备时 PASS-THRU 能够被使用,作为目标设备,S5933PASS-THRU 模式支持单个的数据传输及突发传输,当操作为突发传输时,S5933 支持数据以满带宽传输,数据传输率只受 PCI 初始化操作和 ADD-ON 逻辑操作的影响。

2.3 PASS-THRU 作用功能描述

PASS-THRU 接口用握手协议来实现 PCI 总线和 ADD-ON 之间的数据传输。假如 PCI 总线写一个 S5933

PASS-THRU 区,ADD-ON 逻辑必须从 S5933 读这个数据并存储到 ADD-ON 上,假如 PCI 读一个 S5933PASS-THRU 区,ADD-ON 逻辑必须写数据到 S5933。

下面的信号来提供 PASS-THRU 操作。

PTATN#:该信号有效表示 PASS-THRU 操作正在发生;

PTBURST#:该信号有效表示 PASS-THRU 是 PCI 突发传输;

PTNUM[1..0]:这些输出表示 PASS-THRU 四个区的 PCI 译码地址;

PTBE#[3..0]:这些输出表示哪一个数据字节有效(PCI 写),或需要哪一个字节(PCI 读);

PTWR:这个输出表示 PASS-THRU 操作是 PCI 读还是写;

PTADR#:当它有效时,这个输入驱动 PASS-THRU 地址寄存器地址到 ADD-ON 数据总线上;

PTRDY#:当它有效时,这个输入表示当前的 PASS-THRU 传输已经被 ADD-ON 完成;

BPClk:缓冲 PCI 时钟输出。

2.4 PSAA - THRU 逻辑控制

PASS-THRU 逻辑必须能够完成对读写 ADD-ON 数据的控制,各个控制状态必须与 PCI 时钟始终同步。

S5933 为 PCI 总线提供了一个简单的寄存器操作端口,外部逻辑只需对 PASS-THRU 状态输出作出反应,S5933PCI 接口独立地与 PCI 发起者互动来控制设

备间的数据流动.

2.5 PASS-THRU 数据传输过程

S5933 译码所有的 PCI 总线周期地址. 假如当前周期指定的这个地址是一个 S5933PASS-THRU 区, DEVSEL#被设置. 假如 PASS-THRU 逻辑当前空转, 这个总线周期被译码, 且外部 PASS-THRU 状态输出被设置在 ADD-ON 一侧发起一次传输.

当 S5933 检测到 FRAME#被设置时, 它采样地址和命令信息来决定总线传输是否实施, 假如地址落在 PASS-THRU 定义的一个区里, S5933 同意传输(设置 DEVSEL#), 并在 PASS-THRU 地址寄存器(APTA)中存储 PCI 地址. 对于 PASS-THRU 写, S5933 立即响应(设置 TRDY#)并把数据从 PCI 总线放到 PASS-THRU 数据寄存器. S5933 然后指示 ADD-ON 接口 PASS-THRU 写正在进行并等待 ADD-ON 逻辑读 APTD 并完成传输(设置 PTRDY#). 一旦 S5933 从 PCI 总线上捕获数据, PCI 这次传输完成. 对 PASS-THRU 读来说, S5933 告诉 ADD-ON 接口: 一个 PASS-THRU 读正在发生, 并等待 ADD-ON 逻辑写 PASS-THRU 数据寄存器, 并完成传输(设置 PTRDY#), 当数据被写进数据寄存器时, S5933 完成这个周期. 假如 ADD-ON 不能很快地完成写, S5933 需要发起者重试.

它提供了 PCI 周期地址信息来选择 ADD-ON 存储器或外围的一个特定的地址. ADD-ON 逻辑必须锁

存这个地址为在数据传输期间所用. 整个 32 位地址不是必要的, ADD-ON 可能只需要几个地址位被锁存, 它也可能使用 PASS-THRU 区识别符 PTNUM[1..0]作为地址线.

ADD-ON 的 PTADR#输入直接操作 PASS-THRU 地址寄存器和驱动其内容到数据总线上. 当 PTADR#被指定时, 字节使能、地址、SELECT#输入被忽略. 当 PTADR#被指定时, RD#、WR#禁止设置.

在应用中, ADD-ON 逻辑可能不能及时响应 PASS-THRU 操作, 在这种情况下, S5933 与 PCI 总线断开"连接", 重新发信号, 对许多设备来说第一个操作花的时间比后面的操作长的多, 因为这个原因, PCI 规范允许 S5933 在一次重试之前用 16 个时钟来响应 PCI 周期的第一个数据段和 8 个时钟来响应后面的数据段.

3 基于 S5933PASS-THRU 多通道数据采集系统设计

3.1 数据采集系统

本数据采集系统设计的 ADD-ON 接口部分如图 2 所示, 该接口主要由 ADD-ON 逻辑控制电路(考虑速度要求和成本这里选用两片 PAL22V10 设计 PLD1, PLD2), 逻辑与计数模块 CPLD 及信号调理电路组成.

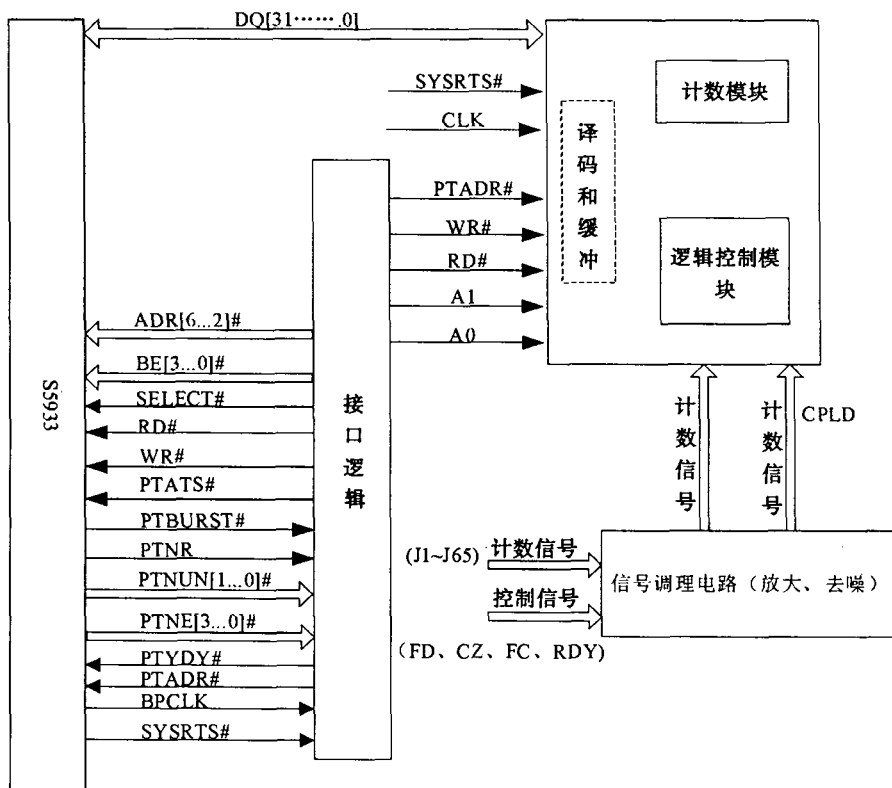


图 2 数据采集卡结构

当信号经过前端预处理后送入本数据采集系统,控制信号同时送入,在本采集系统中 ADD-ON 输入信号进一步去毛刺后进行下一步处理. 经过处理的多个计数信号和控制信号送入到 CPLD 中进行计数和缓存,控制模块控制采样频率、计数时机等. 译码和缓存模块:在 PTADR#信号的作用下,完成地址和数据的分

离,地址被锁存起来,识别和协调 ADD-ON 逻辑完成数据传送任务. ADD-ON 逻辑接口电路与 S5933 一起完成发起和取消数据传输的相关动作;

3.2 数据采集时序

多通道数据采集卡读/写时序如图 3、图 4 下:

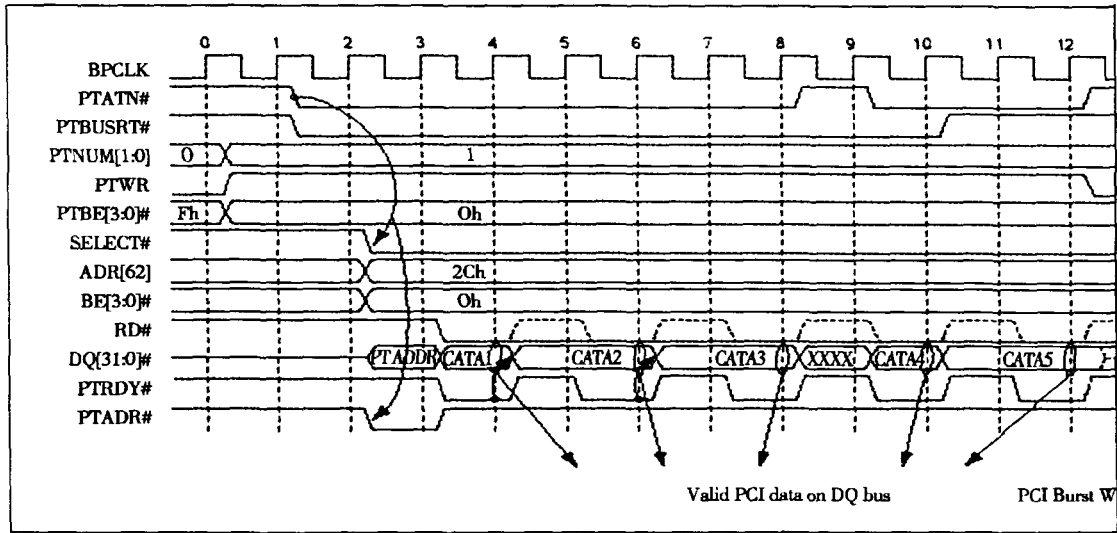


图 3 多通道数据采集卡读时序

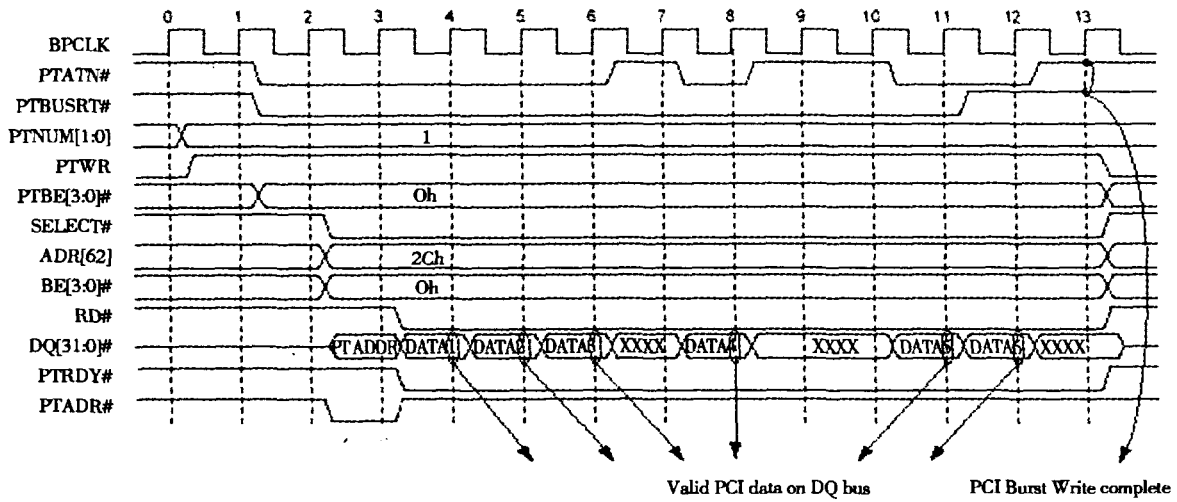


图 4 通道数据采集卡写时序

3.3 VHDL 语言的描述

ADD-ON 接口逻辑控制用 CUPL 语言编写,并烧录到 PLD 可编程逻辑芯片中实现. 计数功能模块采用 VHDL 语言来实现,其描述如下:

```
LIBRARY IEEE;
USE IEEE.STD_LOGIC_1164.ALL;
USE IEEE.STD_LOGIC_UNSIGNED.ALL;
ENTITY counter20 IS
PORT( Q590, K590, CLK, Gn2: IN STD_LOGIC;
```

```
Q: OUT STD_LOGIC_VECTOR(19 DOWNTO 0));
END counter20;
ARCHITECTURE counter_32 OF counter20 IS
SIGNAL count_321: STD_LOGIC_VECTOR(19
DOWNTO 0);
SIGNAL count_322: STD_LOGIC_VECTOR(19 DOWN-
TO 0);
BEGIN
```

```

PROCESS(CLK, Q590, K590, Gn2)
BEGIN
IF (Q590 = 0) THEN
count_321 <= "00000000000000000000";

ELSIF( CLK = 1 AND CLKEVENT ) THEN
count_321 <= count_321 + 1;
IF ( K590 = 0) THEN
count_322 <= count_321;
END IF;
END IF;
IF( Gn2 = 0) THEN
Q <= count_322;
ELSE
Q <= "ZZZZZZZZZZZZZZZZZZZZZZZZZZZZZZ";
END IF;
END PROCESS;
END counter_32;

```

计数据模块、外部简单的逻辑控制、译码电路及数据缓冲器可写在一片 CPLD 中,经过 MAX + PLUSII 编译,本设计用 EPF10K50TC144 - 1 可实现 32 个通道的数据采集。

S5933 与 PCI 总线接口比较简单,由于 S5933 完全遵守 PCI 协议,且信号引脚完全对应,只需将其与

PCI 总线直接相连即可(各信号线需加 10 K 上拉电阻)。此设计实现了 32 路数字通道的数据采集,采样时间可选择,数据宽度为 20 位。

4 结 语

S3933 以其强大的功能和简单的用户接口为 PCI 总线接口的开发提供了便捷的方法,本文以 S5933 为基础,将以前基于 ISA 总线的电路经过简单的修改即可以移植到 PCI 总线的设计中来,可以实现数据的高效高速传输,既满足了设计要求又充分利用了现有资源。

参考文献:

- [1] 先武,李时光. 工业 CT 的基本原理与性能[J]. 无损检测,1996,18(2):57-60.
- [2] 曾繁泰,冯保初. PCI 总线与多媒体计算机[J]. 电子工业出版社,1998.
- [3] 吴贇,张蕴玉,胡修林. PCI 总线接口设计及其专用芯片应用[J]. 电子工程师,2002,28(2):46-48.
- [4] 黄正谨 徐坚 章小丽 熊明珍,等. CPLD 系统设计技术入门与应用[M]. 北京:电子工业出版社,2002.
- [5] 杨俊峰,何浩,武杰. 多通道同步高速数据采集系统及其 Windows 程序设计[J]. 电子技术,2002,39(9):54-57.
- [6] 潘丽丽,高品贤. 基于 PCI 总线的高速数据采集系统研究[J]. 电子技术应用,2001,38(9):17-19.

Study and Design on S5933 Special Chip Data Acquisition System Based on PCI Bus

ZHANG Ping, LIU Ji, WU Wei-hua

(Industrial Computer Tomography Research Center, Chongqing University, Chongqing 400030, China)

Abstract: The paper explains the data transfer mechanism based on the PASS-THRU channel of S5933, and gives a method to develop data acquisition system based on PCI bus, the problem of designing the PCI interface controller is avoided, saving time and cost of development production. The use of CPLD makes the structure of the system more integrated. The 32-bit data acquisition system, the speed of data transmission is faster, the CPU resource and PCI bus resource are spared.

Key words: S5933 PASS-THRU; PCI bus; interface; data acquisition

(编辑 张小强)